

新定番用 Cortex-M33 入門

中森 章

表1 IoTマイコン用ARM Cortex-M23/M33の特徴

Cortex-M23はCortex-M0+の進化版, Cortex-M33はCortex-M4の進化版といえる。Cortex-M23の特徴は基本的に, Cortex-M33も備えている

| 項目 | Cortex-M0+ | Cortex-M4 | Cortex-M23 | Cortex-M33 |
|-----------------------|------------------------------------|---|---|---|
| アーキテクチャ | ARMv6-M | ARMv7E-M (ExtensionのEが付加) | ARMv8-M Baseline | ARMv8-M Mainline |
| 動作周波数(*1) | 30MHz | 204MHz | 100~400MHz(推測) | 200~400MHz(推測) |
| 命令セット | Thumb-2 (システム命令以外は Thumbと同等) | Thumb-2 (DSP, SIMD, FPU) | Thumb-2 + <i>a</i> | Thumb-2+ <i>a</i> (DSP, SIMD, FPU) |
| 命令セットの特徴 | 汎用データ処理 I/O制御 | Cortex-M3にDSP, SIMD, 単精度浮動小数 点演算(オプション)追加 | Cortex-M0+に対して TrustZoneのセキュリ ティ機能(オプション) | Cortex-M 4 Fに対して TrustZoneのセキュリ ティ機能(オプション) |
| 応用分野 | 8/16ビット・アプリケー ション 超エネルギー効率機器 | 32ビット・デジタル・ カメラ 効率的な信号処理 | セキュリティを必要とする 使用要件が厳しい組み 込み用途 | セキュリティを必要とする 確定的かつリアルタイム 動作を要求される分野 |
| パイプライン(ステージ数) | 2 | 3+分岐投機 | 2 | 2~3+分岐予測 |
| 性能 [DMIPS/MHz] (*2) | 0.93 | 1.25 (FPUなし) 1.27 (FPUあり) | 0.98 | 1.50 |
| 性能 [CoreMark/MHz] | 2.42 | 3.40 | 2.50 | 3.86 |
| 割り込みハードウェア (NVIC) | あり | あり | あり | あり |
| 割り込み要因数 | 0~32, NMI | 1~240, NMI | 0~240, NMI | 1~480, NMI |
| 割り込み優先順位 | 0, 64, 128, 192 (4レベル) | 0~255 (8~256レベル) | 0, 64, 128, 192 (4レベル) | 0~255 (8~256レベル) |
| 割り込みレイテンシ | 15 | 12 | セキュア→非セキュア: 24 それ以外: 15 | セキュア→非セキュア: 21 それ以外: 12 |
| ブレイクポイント/ ウォッチポイント | 4/2/0, 2/1/0 | 8/4/0, 2/1/0 | 4/2/0, 4/2/0 | 8/4/0, 4/2/0 |
| SysTick | あり(オプション) | あり | あり(オプション) | あり |
| シングル・サイクル 乗算器 | あり(オプション) | あり | あり | あり |
| 割り算器 | なし | あり | あり | あり |
| FPU | なし | あり | なし | あり |
| シングル・サイクル DSP/SIMD | なし | あり | なし | あり |
| MPU | あり(オプション) | あり(オプション) | あり(オプション) | あり(オプション) |
| TCMインターフェース | なし | なし | なし | なし |
| バス・インタフェース数 | 2 | 3+1 | 2 | 2+1 |
| バス・プロトコル | AHB Lite シングル・サイクルI/O | 3×AHB Lite APB | AHB5 シングル・サイクルI/O | AHB5 (C-AHB) AHB5 (S-AHB) APB |
| アンアラインド・アクセス | 未サポート | サポート | 未サポート | 未サポート |
| ビット・バンドリング | なし | あり(オプション) | なし | なし |

*1: <http://www.jp.nxp.com/documents/brochure/75017523.pdf> より

*2: Dhystoneベンチマークの測定要件を遵守したときの値