

400MHz級制御プロセッサ ご購入はこちら

ARM Cortex-M7初体験

第5回 キャッシュ&密結合メモリの効き目を実験で確かめる

中森 章

今回は、超高性能ARM Cortex-M7搭載STM32F7マイコン(STマイクロエレクトロニクス)の評価ボードSTM32F746G-Discoveryを使って、Cortex-M7の特徴であるキャッシュや密結合メモリ(TCM)を使ったプログラムを作成し、その効き目を確かめてみます。

実験1：命令用のキャッシュ&密結合メモリの効き目を確かめる

● プログラム

命令を格納する領域としては、命令密結合メモリITCM(Instruction Tightly Coupled Memory)RAM、フラッシュ・メモリ、内蔵SRAM、外部SDRAMなどがあります。今回は、

- (1) フラッシュ・メモリ→ART(Adaptive Real-time)→ITCMインターフェース
- (2) ITCM RAM→ITCMインターフェース
- (3) フラッシュ・メモリ→AXIMインターフェース
- (4) 内蔵SRAM→AXIMインターフェース

の4つの経路で実行する場合の実行時間の比較を行います。プログラム(の一部)をリスト1に示します。

このプログラムは、三角関数のコサインの値を計算する関数Cos()を、命令キャッシュのON/OFFとARTアクセラレータON/OFFの条件で、それぞれ4つの場合に関し、その実行時間(CPUサイクル数)をCortex-M7内蔵のSysTickタイマで計測するものです。計測時間に多少の変動があるようなので、それぞれの条件で4回実行しています。なお、

```
sl=SYSTICK;
```

を2回実行していますが、これは、SysTickの初期化後にタイマ値を読むと、0x00FFFFFFに近い値が期待値なのに、なぜか0がリードできる場合があるからです。2回タイマをリードすれば、それらしい値が得られます。

リスト1で特に注意することは、Cos()関数の内容をITCM RAM領域(0x000001000番地から)、またはSRAM領域(0x20010000番地から)に転送する方法です。リスト1ではそれぞれ、

```
for(i=0;i<0x1000;i++)
    ((char*)0x00001000)[i]=
        ((char*)((char*)Cos)-1)[i];
for(i=0;i<0x1000;i++)
    ((char*)0x20010000)[i]=
        ((char*)((char*)Cos)-1)[i];
```

としています。この記述の要点は、Cos()の先頭アドレスから1を引いている点です。Thumbコードで記述された関数のアドレスを参照する場合、アドレスのビット0が1になっています。そこでビット0をクリアしないと、関数の内容を転送するときに、アンアラインド・アクセスとなって、正しいデータが転送できません(筆者はこれでかなり悩んでしまった)。

また同様に、0x000001000番地、または0x20010000番地から関数を実行する場合に、それぞれ、

```
((void*)(REAL)0x00001001)(引数);
((void*)(REAL)0x20010001)(引数);
```

としていますが、これも同じ理由です。分岐先アドレスのビット0が1でないとハード・フォールトが発生してしまいます。

なお、リスト1(左段中ほど)で、

```
* (volatile int*)0x40023c00 ^= 0x200;
// ART OFF
```

の行を生かすとARTアクセラレータOFF、コメント・アウトするとARTアクセラレータONになります。

● 実行結果…ざっくり2倍速くなる

サンプル・プログラムの実行結果を表1に示します。

- (1) ITCM ONでは、命令キャッシュのON/OFFにかかわらず、同等の実行時間です。つまり、ITCMインターフェース上で実行すると(命令キャッシュ・ミスをしないう限り)同等の性能が得られることがわかります。この結果では、フラッシュ・メモリから実行(ARTアクセラレータ経由)の場合の方がITCM RAMから実行するより速くなっていますが、誤差のようです。ARTアクセラレータをOFFにするとITCM RAMからの実行の方がフラッシュから実行するより若干