

定番ボード ZYBO ではじめての FPGA アシスト! …②無償版 Vivado を試す

# Cでも書ける ARM FPGAの回路設計環境

鳥海 佳孝

このコーナでは、ARM プロセッサと FPGA (Field Programmable Gate Array) が1チップになったザイリンクスの Zynq と、アルテラ (インテルの一部門: 2015 年末に買収完了) の SoC (Cyclone SoC や Stratix SoC) を対象に、これらを効果的に活用するためのさまざまな話題を取り上げていきます。

今回は、Zynq の FPGA 部の回路の設計で用いる Vivado HLx を取り上げます。2015 年 12 月にバージョンアップして、C 言語記述からの回路の合成 (高位合成) が無償版でもできるようになりました。C 言語による回路設計が身近になれば、ソフトウェアの開発経験が豊富な方にとっては FPGA を活用しやすくなるはずです。 (編集部)

Zynq の開発ツール Vivado は、2015 年 12 月に 2015.4 がリリースされました (執筆時点で早くも 2015.4.1 になっている)。これにともない、ツールの正式名も、Vivado Design Suite HLx Edition に変更になりました (図 1)。

今回のバージョンアップによる大きな変化は、無償版 (WebPACK) でも C 言語記述から HDL 記述を生成する HLS (High Level Synthesis: 高位合成) が使用可能になったことです。そこで本稿では、Vivado HLx の機能の概要を紹介するとともに、C 言語記述からの回路の合成の実際を紹介します。

## ザイリンクス ARM FPGA の 回路設計環境 Vivado HLx の特徴

### ● 最新版になって変わったことを整理する

まず、Vivado 2015.4 のリリース・ノート<sup>(1)</sup> から特徴を整理します。

- Vivado Design Suite - HLx Edition に名称を変更
- HL System Edition, HL Design Edition, HL WebPACK Edition の 3 種類がある (表 1)
- 高位合成ツールである Vivado HLS が無償版でも利用可能
- Vivado HLS で、ISE ツールでのみサポートされるデバイス (Spartan-6 や Virtex-6 など) もターゲットにできる (このリリースが最後になるため、古



図 1 なんと無償版が C 記述対応に! ARM FPGA ザイリンクス Zynq の回路設計環境 Vivado のページ

無償版 (WebPACK) もこのページからダウンロードできる。

<http://japan.xilinx.com/products/design-tools/vivado.html>

いデバイスをターゲットとするには、このバージョンを使い続ける必要がある)

### ● なんと! 無償版で C 記述から回路が合成できる

このように今まで無償版 (WebPACK) では使用できなかった、HLS ツールが使用可能になったことはとても大きなトピックスだと思います。また、従来 ISE でしか使用できなかったデバイス (Spartan-6 など) も対応しています。すごいことになってきました。

### ● 低価格 ZYBO ボードの開発なら無償版でも機能の制限がない

Vivado HLx の各エディションの機能の違いを確認すると<sup>(2)</sup>、無償版の「Vivado HL WebPACK Edition」と有償版の「Vivado HL Design Edition」とは、ターゲット・デバイスのサポート範囲が異なるだけで、ほぼ同等といえそうです。低価格ボード ZYBO の開発なら無償版でフル機能が使えます。