

ハードウェア/ソフトウェア協調設計が容易な Electronic System Level 設計について

川原 常盛, 竹本 正志, 大塚 聡史

本誌 2009 年 4 月号から紹介している ARM7 シミュレータ Virtual Platform Analyzer は、それ単体で使用するツールではない。ASIC (Application Specific Integrated Circuit) や SoC (System On a Chip) の設計において、ハードウェアとソフトウェアの協調設計が容易な Electronic System Level (ESL) 設計環境ツール群の一つである。ここでは ESL 設計ツールの利点などについて紹介する。
(編集部)

1. Electronic System Level (ESL) 設計環境を用いたハードウェア/ソフトウェア協調設計・検証

マルチメディア機器、イメージング、次世代携帯電話といった先進機器向けの System On a Chip (SoC) やシステムでは、膨大なデータをリアルタイムに処理するためのインターコネクトとメモリ・サブシステムの最適化が大きな課題になっています。このようなシステムを開発する上で重要になるのは、新規に追加される機能をハードウェア (以降 HW) とソフトウェア (以降 SW) のどちらで実現するかといった分割方法を熟慮する必要があります。また、モジュール単体でのパフォーマンス検討だけでなく、システム全体のパフォーマンスが仕様を満たすことを設計早期に検討・検証することが必要です。

さらにマルチコア化に伴って増大し続けている、ソフト

ウェアの早期開発とデバッグも重要な課題となっています。これらの問題を解決可能な Electronic System Level (ESL) 設計環境として CoWare Platform Architect (米国 CoWare 社) を紹介します。

● CoWare Platform Architect を使用した設計フロー

● モデリング

ESL ツールを用いた HW/SW 協調設計・検証を行うためには、HW 部品をモデリングする必要があります。そのためのツールとして CoWare Platform Architect (以降 PA) があります。HW モデルを作成するために最適な言語は SystemC です。SystemC 言語の使用により、ツールに依存しないモデル開発が可能になると同時に、CoWare 社や各社が提供する SystemC ベースの IP モデルと容易に統合できます。CoWare 社が提供している SystemC Model Wizard を使用すると、ポートやレジスタ、パラメータなどの情報を GUI 上で設定するだけで、ツールが SystemC のテンプレートを自動生成するため、SystemC に不慣れなエンジニアであっても短期間で SystemC モデルを開発できます (図 1)。

● インターコネクトとメモリ・サブシステムの最適化

すでに SW が存在している場合は、既存の SW を活用したアーキテクチャ検証が可能です。SW が開発される前に協調設計を実施するためにはトラフィック・ジェネレータが有効です。CoWare 社では GFRBM (Generic File Reader Bus Master) と呼ばれるトラフィック・ジェネレータや、AMBA, AMBA3.0 AXI, SMX などのバス・モデル、メモリ・サブシステム・スタータ・キットなどを用意しています。設計者はこれらのモデルやキットを使用して図 2 のようなシステムを構築し、SW が開発される前から高精度のパフォーマンスの見積もりとアーキテクチャの最

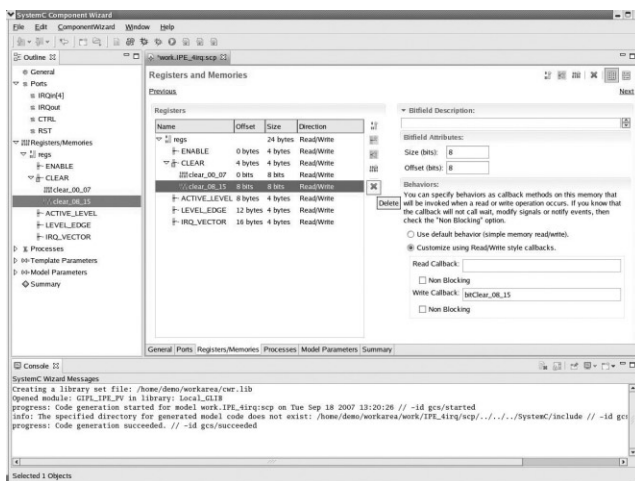


図 1 SystemC Model Wizard 画面例