

第8章 CQ-USBライブラリ以外に用意する回路あれこれ

MyUSB オーディオの FPGA 回路

岡村 喜博
Yoshihiro Okamura

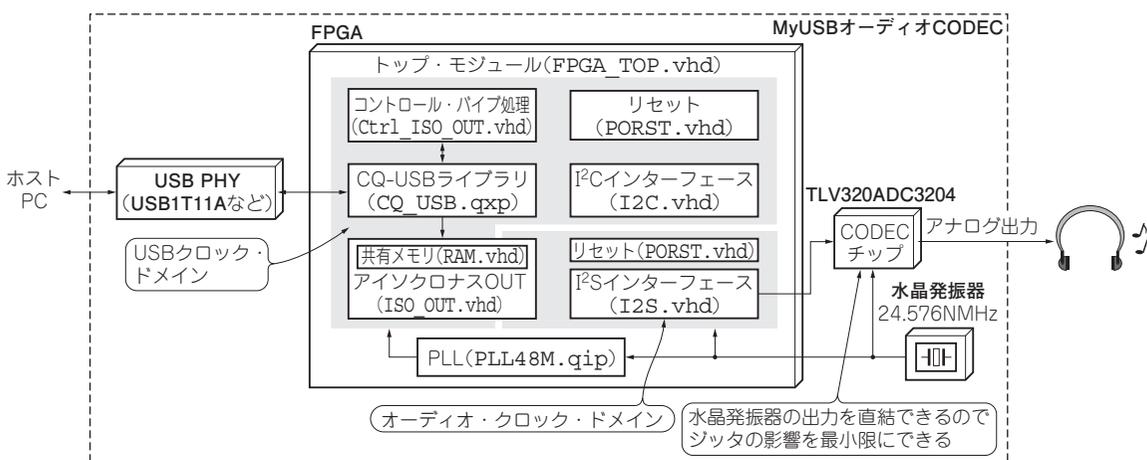


図1 CQ-USBライブラリを用いたMyUSBオーディオ回路のおおまかな構成
USB通信部とオーディオ再生部のクロック・ドメインを分けて設計している

本稿では、CQ-USBライブラリを用いたMyUSBオーディオ回路の詳細を紹介します。

USB通信部とオーディオ再生部のクロック・ドメインを分けて、共有メモリを介してデータをやりとりするように設計しています。回路ブロックのおおまかな構成を図1に示します。

USBオーディオDACの仕様

今回製作するUSBオーディオDACの仕様を表1に示します。

● USBファンクションとしての構成

今回のFPGAオーディオDACのUSBファンクションとしての構成を図2に示します。今回はライブラリの使用方法を分かりやすくするために入出力だけのシンプルなトポロジとしています。トポロジはコンフィグレーション・ディスクリプタに記述します。

表1 今回のFPGA USBオーディオDACの仕様

項目	仕様など	
対応クラス	オーディオ・デバイス1.0	
クロック	オーディオ・システム・クロックとして24.576MHz	
エンドポイント	0x00	コントロール・エンドポイント(デフォルト・エンドポイント)
	0x01	アイソクロナスOUTエンドポイント(アイソクロナス同期方式)
	0x81	アイソクロナス・シンク・エンドポイント(ライブラリ内部で処理)
コンフィグレーション/ オルタネート・セッティング	0x00	ゼロ帯域
	0x01	24ビット/ステレオ/リニアPCM(48kHz/96kHz)
論理的なパワースource	バス・パワー、500mA	
ターゲット・デバイス	10M8SAE144C8G(インテル、旧アルテラ)	