

第4章 評価ボード MAX10-FB 基板& Arty で動かす

俺々 RISC-V の FPGA への実装

石原 ひでみ Hidemi Ishihara

今回実装する RISC-V の仕様を決めたところで、安価に入手できる MAX 10 と Artix-7 を搭載した評価ボードに RISC-V を実装してみます。FPGA 開発ツール Quartus Prime/Qsys や Vivado を使って、RISC-V コアを IP コアとして登録し、周辺モジュールを AXI-Lite バスで接続して、RISC-V システムを構築します。完成した FPGA コンフィグレーション・ファイルをダウンロードすると、RISC-V が Lチカ・プログラムを実行し始めます。

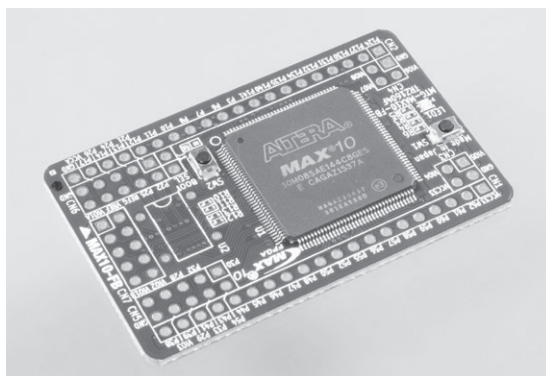
1. ターゲット FPGA ボードの選定

● エントリ・レベルのデバイスを選択

実装した RISC-V を、シミュレーションだけで終わらせてしまうのでは面白くありません。実際に FPGA に実装して動作を確認してみたいと思います。



(a) 表紙



(b) 付属 MAX10-FB 基板

写真1 書籍『①MAX 10②ライタ③DVD付き! FPGA電子工作スーパーキット』

FPGA の世界は、Intel 社 (旧 Altera 社) と Xilinx 社の2大勢力に分かれています。特定ベンダの特定 FPGA ボード1品種のみに実装するのではなく、2大ベンダそれぞれの入門評価ボードに実装してみたいと思います。

● Intel (旧 Altera) 社系デバイス

Intel (旧 Altera) 社系デバイスの中で、エントリ・レベルのデバイスとしては MAX 10 が挙げられます。

MAX 10 を搭載した評価ボードはいろいろありますが、今回は書籍『①MAX 10②ライタ③DVD付き! FPGA電子工作スーパーキット』(CQ出版社) (写真1) を試してみることになりました。この書籍には写真1 (b) に示す MAX10-FB 基板が付属しています。また、270

表1 ターゲット FPGA “MAX 10” (Intel 社, 旧 Altera 社) の仕様

項目	内容
ベンダ	Intel (旧 Altera)
製品シリーズ	MAX 10
製品型名	10M08SAE144C8G
プロセス	TSMC 55nm Embedded フラッシュ・プロセス
ロジック・エレメント	8K
M9K メモリ	378K ビット
フラッシュ・メモリ	2496K ビット (コンフィグレーション用 + ユーザ用合計) 1376K ビット (ユーザ用最大値)
18 × 18 乗算器	24 個
PLL	2 個
LVDS	専用 Rx/Tx チャネルまたはエミュレーション出力チャネル × 41 ペア
コンフィグレーション数	最大 2 コンフィグレーション・イメージを記憶可能
A-D 変換器	12 ビット × 1 ユニット、変換レート最大 1MSps、アナログ入力端子 × 9 本
クロック発振器	リング・オシレータ内蔵 (55M ~ 116MHz)
I/O 本数	101 本
電源	3.3V 単一電源
パッケージ	EQFP-144 (20mm × 20mm, ピン・ピッチ 0.5mm)