

特別寄稿 高位合成やディープ・ラーニングについて情報交換できる

## 続・FPGAコミュニティのススメ

@Vengineer

FPGA評価ボードPYNQの登場で、FPGAを使ったディープ・ラーニングが注目を集めています。そんな中、PYNQボードやディープ・ラーニングについてのコミュニティや勉強会がいくつか開催されています。今回は筆者が主催した3つの勉強会について、その裏側を含めて紹介したいと思います。さらに2017年5月20日には、FPGAディープ・ラーニング実践懇談会を予定しています。現在参加者を絶賛募集中です！

本記事は、本誌No.16の特別寄稿「FPGAコミュニティのススメ」の続編です。前回は、FPGAエクストリーム・コンピューティング、高位合成友の会、ZynqMP勉強会、Altera SDK for OpenCL勉強会、SDSoC勉強会、そして初心者向けのコミュニティであるFPGAスタートアップセミナーについて紹介しました。

今回は、筆者が主催した3つの勉強会、FPGAマガジンNo.16発売とあわせて開催した「SDSoC勉強会」、PythonからFPGAを制御できる「PYNQ」を取り上げた「PYNQ祭り」、本誌（No.17）の発売日以降に開催する「FPGAディープ・ラーニング実践懇談会」について紹介します。

勉強会に参加した模様をレポートする内容の記事はブログなどにもアップされますが、主催する側から見た記事はあまりないと思います。本記事では、あまり知られていない主催側が何を行っているのか？について、「PYNQ祭り」を中心に紹介します。

## 1. 本誌No.16の特集にもなった「SDSoCの勉強会」

Xilinx社のSDSoC<sup>(1)</sup>については、実はかなり前からどのようなツールなのか調べていました。どのくらい前かという点、FPGAエクストリーム・コンピューティング第8回（2016年8月24日）<sup>(2)</sup>ぐらいです。その後、スライドにまとめておきました。

本誌No.16の特集記事<sup>(3)</sup>がXilinxのSDSoCだということを知り、発売日直後にSDSoC勉強会<sup>(4)</sup>を開催しました（図1）。筆者の11月19日のブログに、「告知：SDSoC勉強会（2016/1/28:土）@渋谷」のタイトルでアップしました<sup>注1</sup>。

### ● 発表者探し

開催日が1月28日、開催告知が11月19日、募集開始が11月20日と3カ月以上も前に始めるのは意味があります。勉強会ですので、発表内容を集めなければ



図1 SDSoC勉強会

<https://connpass.com/event/42129/>

いけません。主催者として、30分程度の普通の発表と、5分から10分のLT (Lighting Talk) をしてくれる人を見つけなければいけないのです。筆者の場合、発表者はTwitterのフォロワー＆フォローワーさんの中で、発表してくれそうな人に打診します。勉強会を開催する前にはある程度の人数は集められますが、土曜日の午後の5時間の勉強会ですので、最低でも3時間半ぐらいの時間を埋める必要があります。30分の発表であれば、7名の発表者が必要になるわけです。

SDSoC勉強会では、結果として筆者を除いて、6名の発表者が集まりました。その内、4名はFPGAマガジンに記事を書かれている皆さんです。7名の発表時間を合わせると130分なので、予定としていた3時間半には全然足りないもので、当日どうなるのか多少心配しました。しかしながら、当日は皆さん持ち時間を越えてたくさん話してくれたので、全体で230分になり、時間を持て余すことはありませんでした。

注1：本誌No.16に「FPGAコミュニティのススメ」を寄稿したのは、SDSoCの特集とSDSoC勉強会を連動したかったから。SDSoC勉強会で発表された資料へのアクセスすることで、本誌No.16を読んだ皆さんによりSDSoCを知ってもらえることができると考えた。