

第4章 高位合成ツールで作成したIP コアを組み込んでFPGA開発

乗算回路コアのFPGA開発ツール Vivadoへの組み込み

小野 雅晃 Masaaki Ono

第3章で高位合成ツールで生成しIP コア化した乗算回路を、FPGA開発ツールVivadoを使って実FPGAに組み込んでみます。Vivadoでグラフィカルに回路ブロックを配置し、ブロック間の信号を接続することで、全体回路を設計します。動作確認として評価ボードZYBOを使い、スライド・スイッチを入力、LEDを出力とします。たった2ビット×2ビット=4ビットの乗算しかできませんが、高位合成により生成した回路の動きが確認できます。

1. Vivadoで新規プロジェクト作成

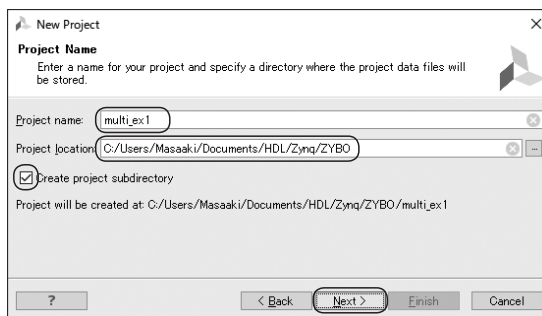
● FPGA開発ツールVivadoを使用

Vivado HLSで作成した乗算IPを使用して、Vivado

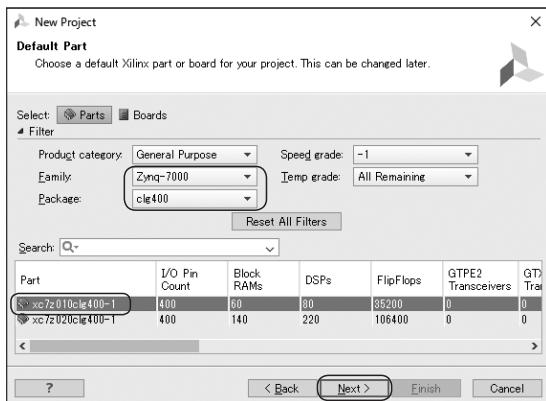
でZYBOボード用プロジェクトを作成し、実機でテストを行います。乗算回路の入力はZYBOボードのスライド・スイッチに接続されて、二つの入力ごとに2ビットずつ割り当てます。出力はZYBOボードの4個のLEDに接続されます。これで、2ビット×2ビット=4ビットの乗算を行うことができます。乗算回路



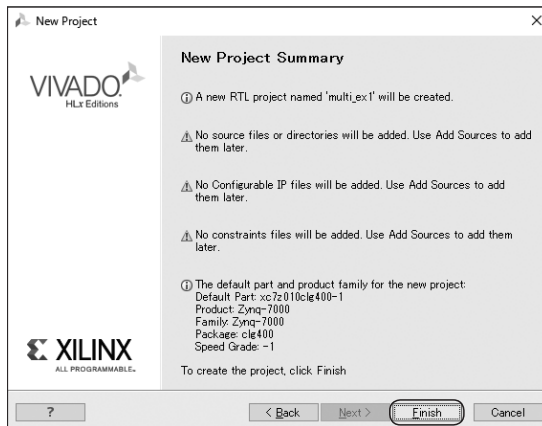
(a) Create New Projectをクリック



(b) Project Name画面



(c) Default Part画面



(d) New Project Summary画面

図1 新規プロジェクトの作成