

## 第5章 Cyclone V SoC & Zynqの起動手順とブート用SDカードのファイル構成

# ついに起動！デュアル・ブート SDカードの作り方

石原 ひでみ Hidemi Ishihara

Cyclone V SoCとZynq用のFPGAコンフィグレーションが完成し、両方で起動するブートローダとLinuxカーネルのビルドが完了しました。それではいよいよ、Cyclone V SoCとZynqの両方で起動するSDカードを作成してみましょう。ここではまず、Cyclone V SoCとZynqのブート手順について解説した後、実際にデュアル・ブートSDカードを作成し、DE1-SoCとZYBOを起動してみます。最後にU-Bootのコマンド上からFPGAをコンフィグレーションしてみます。

### 1. デバイスのブート手順

一通り起動に必要なファイルが用意できたので、カスタムLinuxディストリビューションを早速SDカードなどへ書き込みたいところですが、ここでCyclone V SoCとZynqのブート・シーケンスについて簡単に説明します。

#### ● FPGAのブート・シーケンス

Cyclone V SoCもZynqも、まず初めに内蔵ROMに格納されているブート・コードが起動し、ブート・モード設定ピンの状態を判定します。このブート・モード設定ピンにより、NAND/QSPIフラッシュ・メモリやSDカードからのブートを選択できます。

SDカードからの起動に設定されている場合は、SDカードに格納されている第1段階のブートローダを、デバイス内蔵のオンチップRAMへ読み出します。この第1段階のブートローダを、Altera社ではPreloader、Xilinx社ではFSBL (First Stage Boot Loader) と呼んでいます。

Cyclone V SoCのPreloaderの格納場所は、SDカードの特定セクタ以降の領域に固定されています。ZynqのFSBLは、SDカードのVFATファイル領域に格納されているファイルboot.binの先頭付近に格納されています。Preloaderの格納場所やboot.binというファイル名は、Cyclone V SoCやZynqに内蔵のROMコードによるものなので、ユーザーが変更することはできません。

#### ● PreloaderやFSBLのサイズ

Cyclone V SoCやZynqに限った話ではなく、ほとんどのマイコンやSoCではリセット解除直後はDRAM系メモリを使用することができません。デバイスの初期化を行って初めてDRAM系メモリが使用できます。よってブートローダは、デバイスに内蔵されている数十Kバイト程度のRAMに読み出して実行するのが一般的です。

RAMの容量が限られているため、第1段階のブートローダはメモリ・サイズを小さくする必要があります。第1段階ブートローダとしてU-Bootが採用されていないのはこのためです。

#### ● 第1段階ブートローダ以降

PreloaderやFSBLの中身はユーザーが任意に作成できるので、これ以降の起動手順は自由にプログラムすることができます。

Altera社純正の起動手順では、PreloaderでDDRメモリなどを初期化した後、第2段階ブートローダとしてPreloaderの後ろのセクタに格納されているU-BootをDDRメモリ上に読み出し、そのU-BootがさらにLinuxを起動し、最後にFPGAをコンフィグレーションするという流れが多いようです。

Xilinx社純正の起動手順では、boot.binへFSBLとFPGAコンフィグレーション・データを一緒に格納しておき、FSBLでDDRメモリの初期化などを行った後、FPGAのコンフィグレーションを行います。そして、第2段階ブートローダとしてU-BootをDDRメモリへ読み出し、そのU-BootがさらにLinuxを起動します。boot.binの作成方法によっては、FSBLとFPGAコンフィグレーション・データ、そしてU-Bootも一緒にboot.binへ格納することができます。

#### ● PreloaderやFSBLの作成方法

PreloaderやFSBLを作成するために、少し前までは、Altera社の環境ではAltera SDKの、Xilinx社の環境ではVivado SDKのウィザードを立ち上げて生成するしかありませんでした。しかし既に説明したようにU-Bootのバージョンが上がり、U-Bootを使用してCyclone V SoCやZynqのFPGA部分を起動(コンフィグレーション)できるようになりました。ベンダ純正のSDKを立ち上げることなく、デバイスのブート環境を構築できるようになったのです。

#### ● 両起動対応SDカードの仕組み

今回採用しているCyclone V SoCとZynqのブー