

# 新世代オープン・ソース・コンパイラLLVMで高位合成を試す 筆者開発！ LLVMベースの 高位合成処理ツールSynverll

石原 ひでみ Hidemi Ishihara

Synverllは筆者が開発している高位合成処理系です。C言語で記述されているソース・コードを高位合成可能なVerilog HDLソースとして出力するものです。出力されたVerilog HDLを、そのまま各社の論理合成ツールでFPGAに実装することができます。命名は“Synthesis for Verilog HDL using LLVM”からで、LLVMを使用した高位合成処理系です。

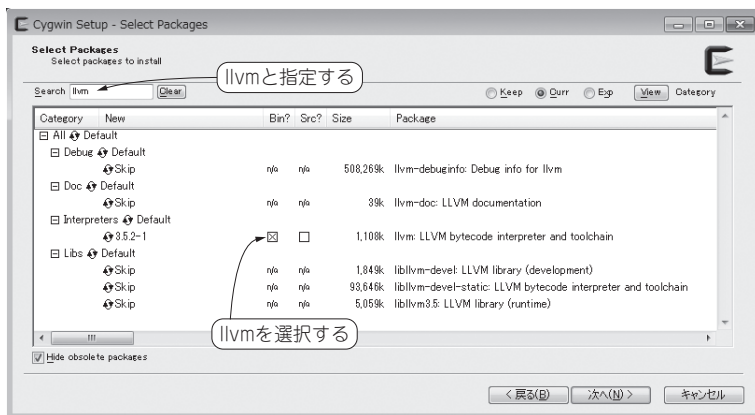
## 1 Synverllの環境構築

早速、Synverllを使用し、C言語で記述されているソース・コードを高位合成してみます。これで高位合成処理を行う前には準備が必要です。Synverllは

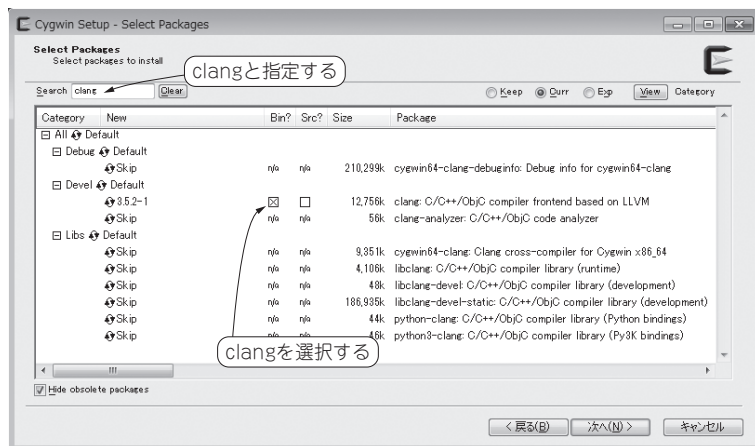
LLVMを使用するので、最低でもLLVMをインストールしておかなければなりません。対応しているLLVMのバージョンは3.6以降です。

### ● LLVMのインストール

まずLinux環境でのLLVMのインストールについてです。Ubuntu 15.04以降であれば、LLVM 3.6以降を次



(a) LLVMにチェックを付ける



(b) clangにチェックを付ける

図1 Cygwinのインストール