

定番&最新FPGAの研究 ～ Altera編～ コンフィグレーション・メモリを内蔵した 最新デバイスMAX 10

長船 俊 Shun Osafune

筆者は、FPGA マガジンNo.8の特集でMAX 10内蔵のA-Dコンバータの使い方について解説しました。MAX 10にはそれ以外にも、コンフィグレーション・メモリを内蔵するなどさまざまな特徴があります。ここではMAX 10ファミリの概要やアーキテクチャ、I/O機能、電源周り、コンフィグレーション周辺について、従来デバイスCyclone III/IVとの比較も交えながら解説します。

1 MAX 10ファミリについて

● FPGAとCPLDの良いとこ取りデバイス

MAX 10ファミリは、旧来の低コストFPGAカテゴリとインスタントON (Instant-on)動作のCPLDカテゴリのニーズをカバーする、新しい組み込み向けの小～中規模のFPGAです。MAXシリーズに組み入れられているために、Altera社のサイトでもCPLDとFPGAの両方のカテゴリにまたがって紹介されています。

MAX 10はTaiwan Semiconductor Manufacturing Co.,Ltd. (以降TSMC社)の55nmエンベデッド・フラッシュ・プロセスを使ったデバイスで、ロジック・アレイ・ブロックのアーキテクチャはCyclone III/IVを踏襲しています。

また、Cyclone III/IVファミリよりも組み込みに特化したMAX II/Vファミリの特徴を受け継いでいる部分もあり、内蔵コンフィグレーション・メモリやユーザ・フラッシュ・メモリ、電源レギュレータ内蔵による単電源動作などはその典型です。

さらに、これらに加えて内蔵A-Dコンバータによるアナログ機能の追加や、より改良されたI/Oエレメント構造など、組み込み用途に強くフォーカスしたデバイス・ファミリといえます。

● MAX 10のラインナップ

これらMAX 10のラインナップはやや独特です。フラッシュ・メモリとアナログ機能の有無により、コン

パクト・タイプ(C)とフラッシュ・タイプ(F)、アナログ機能タイプ(A)の三つがあり、さらにそれぞれ単電源型(S)と2電源型(D)に分かれています(表1)。

組み合わせでは6種類に分かれています。これらは規模やパッケージによって提供されるタイプが決まっています。必要とするタイプがあるかどうか、あらかじめよく確認しておいた方がよいでしょう。

一方で、Cycloneシリーズに搭載されているSerDesやメモリ・コントローラといった高速ロジックのハードウェア・マクロはMAX 10ファミリでは提供されません。

差動信号も外部メモリ・インターフェースも、I/Oエレメントにごく小規模のインターフェース(電気特性の変換や専用のクロック配線・I/Oレジスタなど)があるのみで、必要機能はロジック・アレイで実装することになります。

このため、信号レートはCyclone III/IV Eとほぼ同じ程度になっています。I/Oの速度に制限がある単電源型ではさらに遅く、PCI ExpressやSGM IIといった高速信号の送受信や高いメモリ・バス・バンドを必要とする用途には不向きです。

このように、MAX 10ファミリはCycloneシリーズやMAXシリーズをすべて置き換えるような性格のデバイスではありません。SerDesを使った高速信号伝送や小規模かつ超低消費電力のシステム監視などの領域では、Cyclone IV GXやMAX Vなどの現行デバイスを併用していくこととなります。

2 MAX 10のアーキテクチャ

● 10M08SAのダイ構成

MAX 10ファミリでは規模によってI/Oバンクやアナログ・ブロックが異なりますが、ここでは代表的な10M08SAのダイ構成を示します(図1)。MAX 10のロジック・アレイ部分はCyclone III/IVファミリとほぼ同一の構成(ロジック・エレメント、M9Kブロック、乗算器)を採っています。

表1 MAX 10のラインナップ

機能タイプ	型	機能
コンパクト(C)	単電源(SC)	シリアル・コンフィグレーション
	2電源(DC)	
フラッシュ(F)	単電源(SF)	デュアル・コンフィグレーション
	2電源(DF)	
アナログ(A)	単電源(SA)	デュアル・コンフィグレーション アナログ機能ブロック
	2電源(DA)	