低速だけど FPGA直結！

OpenCoresで公開されているUSB IPコアを利用してFPGAボードに手軽にシリアル・ターミナルを実現

USBコミュニケーション・デバイス・クラス対応のUSBターゲット機器の製作

石丸 顕二 Kenji Ishimaru

OpenCoresで配布されているUSB 1.1 Host and Function IP core（以下USB IPコア）は，USBホストとスレーブの機能をサポートするIPコアです．ソフトコア・プロセッサなどとともにFPGAに組み込むことで，USBホストやターゲット機器の製作に利用できます．このIPコアを使ったUSBホスト・システムの製作についてはFPGAマガジンNo.2で解説しています．今回はUSBスレーブ機能を利用した，USBターゲット機器の製作例を紹介します．

今回製作を行うUSBターゲット機器は，USBコミュニケーション・デバイス・クラス（CDC）の仮想シリアル・ポートです．USBケーブルでPCなどのUSBホスト機器に接続されたターゲット機器は，ホスト機器でシリアル・ポートとして認識され，PC上のターミナル・ソフトでデータの送受信が行えます．**図1**は製作を行うターゲット機器を含むシステムの概要です．製作を行うFPGA評価ボードは次の3種類です（**写真1**）．

- MicroBoard+MicroBoard用拡張ボード
- DE0+DE0&DE0-nano用拡張ボード
- DE0-nano+DE0&DE0-nano用拡張ボード

MicroBoardやDE0，DE0-nanoにはターゲット用USBコネクタが実装されていないため，拡張ボードを接続してコネクタを追加しています．仮想シリアル・ポート機能を持つUSBターゲット機器は，**図1**のようにFPGA内部のUSB IPコアとソフト・コア・プロセッサで実現しています．今回の実装について，USB IPコアとソフト・コア・プロセッサが，どのような処理分担で仮想シリアル・ポートの機能を実現しているかを順に説明します．まず，USBの基本処理を行うUSB IPコアの機能や制御方法ついて説明し，次にUSB IPコアを制御するソフト・コア・プロセッサの具体的なプログラムの実装について説明します．

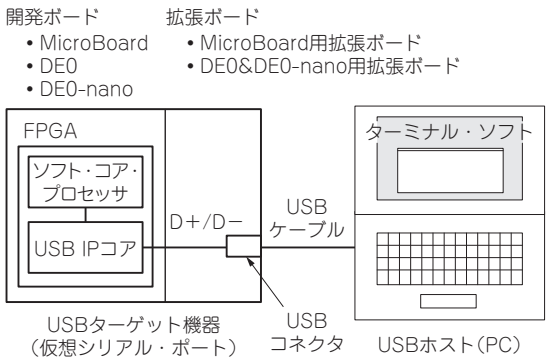


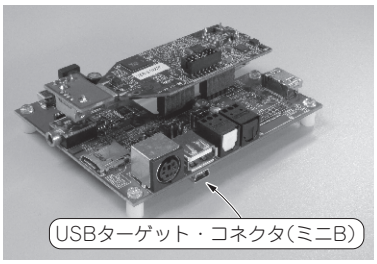
図1　システムの概要

1　USB IPコアの特徴と内部構造

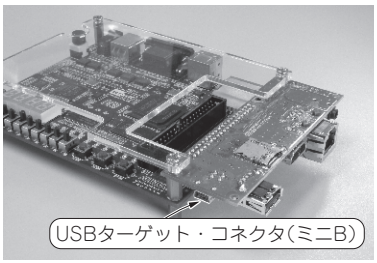
● USBコアの概要

今回利用するOpenCoresのUSB IPコアは，次の特徴を持ちます．

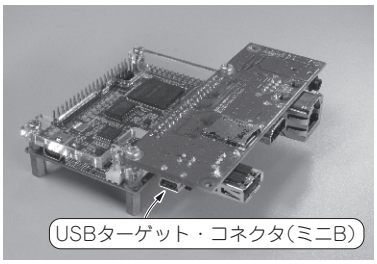
- USB 1.1 ホスト/スレーブの機能
- フル・スピードとロー・スピードをサポート（ハイ・スピードは未対応）
- コントロール，バルク，インタラプト，アイソクロナス転送をサポート
- データ送受信FIFOの深さを調整可能



（a）MicroBoard+MicroBoard用拡張ボード



（b）DE0+DE0&DE0-nano用拡張ボード



（c）DE0-nano+DE0&DE0-nano用拡張ボード

写真1　今回実装するFPGA評価ボードと拡張ボード