

第1章

FPGAを用いた高速A-D変換におけるリアルタイム処理の実現

# 高速A-DコンバータにおけるFPGA処理のメリット

野口 顕嗣 Akitugu Noguti

近年A-Dコンバータの高速化に対するニーズが急速に高まっており、デバイス・メーカでもGHz帯域のサンプリング・レートの製品がリリースされています。しかし高速に転送されたデータに対してソフトウェアで処理を行うことが非常に困難となっています。そこで、ここではFPGAのパイプライン処理を用いた高速データに対するリアルタイム処理の実現方法について説明します。

## 1. A-Dコンバータの高速化

近年A-Dコンバータの高速化が進んでおり、GHz帯域のサンプリング・レートに対応したデバイスも登場しています。

本章では、まずA-Dコンバータの高速化によるメリットおよびデメリットについて考えていきます。

### ● 高速化のメリット

低速なものに比べ、高速A-Dコンバータは時間軸(横軸)に対してより鮮明なサンプリングが可能となります。図1(a)はsin波を低速なクロックでサンプリングした波形を示しています。それに対して図1(b)はより高速なサンプリング・レートで取得した波形です。低速なクロックでサンプリングした場合、波形を完全に復元できず、でこぼこした波形が取得されていることが分かります。一方で、より高速にサンプリングした場合は、より原信号に忠実に波形が復元されています。

### ● 高速化のデメリット

一般的に、高速なA-Dコンバータになるにつれて、分解できるビット幅が少なくなる傾向にあります。先に高速化することで、時間軸(横軸)に対して精密にサンプリングすることができるかと述べましたが、ビット幅が少なくなると、データの縦軸に対する誤差が大きくなってしまいます。

次に取得したデータを解析したいという要求があった場合に、A-Dコンバータが高速であっても、演算部がボトルネックとなってしまうことが多々あります。特に処理をソフトウェアで行う場合にこのボトルネックは顕著となり、高速で取得できたデータを活かせなくなります。

## 2. FPGAによる信号処理

高速に入力されたデータに対してFPGAで処理すると処理のボトルネックの問題を解決できることがあります。FPGAで処理するメリットの一つとして次のものが挙げられます。

### ● 処理時間が一定

まずFPGA処理のメリットの一つとして、入力から出力までのレイテンシが一定であることがあります。ソフトウェアで演算を行った場合、他のプロセスの状況やメモリ状態によってデータが入力される度に処理時間が毎回変わる場合があります。

一方でFPGAで処理を行う場合、設計する段階で各処理にどの程度のレイテンシが発生するかを見積ることが可能です(図2)。そのためFPGAを使うと、CPU環境に依存せず安定した出力を得ることが可能となります。

### ● 処理のパイプライン化

FPGAに実装する場合、処理をパイプライン化する

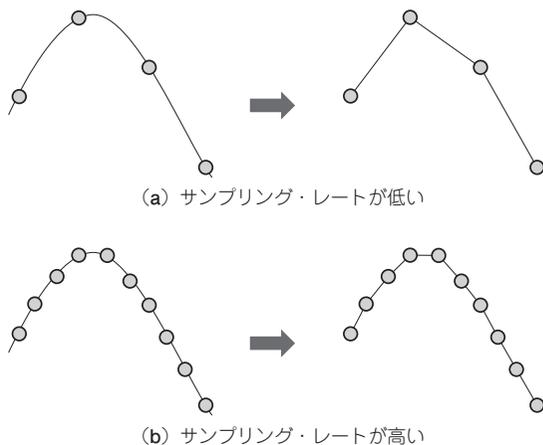


図1 サンプリング・レートによる波形の復元の違い