

ハイエンドFPGAが要求する電源仕様に対応するための デジタル制御電源の特徴と実際の動作例

水鳥 貴之 Takayuki Mizutori

FPGAに供給する電源は低電圧化・大電流化が求められており、電源回路に求められる性能はより厳しいものになってきています。特にハイエンドFPGAではその傾向が顕著になってきており、それに対応するためにデジタル制御電源が登場しました。複数系統の電源を特定の順番にON/OFFしたり、出力電圧調整やモニタリング機能にも対応する、最新のデジタル制御電源について解説します。

1 最新プロセスFPGAの電源要求

半導体製造プロセス・テクノロジーの進化によって、FPGAをはじめとするLSIのロジック・パフォーマンスや集積度は格段に向上しています。しかし、パフォーマンスの向上と高集積化を実現した結果、設計者は機能ブロックや回路ごとに対応する複数の電圧レール、複数の電圧レベル、大電流要求などを考慮する必要が出てきています。ここではまず、最新のFPGAを設計する際にはどういった電源仕様が求められているのかについて分析します。

● FPGAに必要な電源電圧の特徴

FPGAに限らず、多くの高機能LSIでは2系統以上の電源電圧が存在しています。例えばFPGAのコア電源(V_{CCINT})はプロセス・ルールに適した電圧で動作させることで高いパフォーマンスを実現し、I/O電源(V_{CCIO})は接続するDDRメモリや周辺回路の各インターフェースに適した電源電圧で動作させています。

このように、それぞれの電源電圧には決められた役割が存在しており、まず設計者はこれらの電源電圧に対する特徴を理解する必要があります。

● V_{CCINT} (内部電源電圧)

一般的にコア電圧と総称して呼ばれています。FPGA内部のCLBやメモリ、DSPなどの電源に使用されます。28nmプロセスFPGAは1.0V程度の低電圧駆動でしたが、今後の20nmプロセスで製造されるFPGAでは0.8～0.9V程度まで下がるといわれています。また、

FPGAの高集積化に伴い、ハイエンドFPGAでは大きな消費電流が流れます。

● V_{CCIO} (出力ドライバ電源電圧)

I/O用の電源電圧で、使用するI/O規格で要求される電圧が変わります。I/Oはいくつかのブロックに分かれているため、それぞれ異なる電源電圧で使用することも可能です。

● V_{CCAUX} (補助電源電圧)

差動入力増幅器やコンパレータ、内部バイアス、クロック制御系、およびその他の補助電源として使用されます。

● 最新のハイエンドFPGAが要求する電源仕様

ここで、実際に最新のハイエンドFPGAにはどういった電源仕様が求められているのかについて確認をします。表1にAltera社とXilinx社の28nmプロセスFPGAが求める電源仕様の例を示します。

(1) 許容電圧範囲

表1に示すように28nmプロセスFPGAの場合、最も精度が必要とされているコア電圧の許容電圧範囲は±30mVです。また、図1にはプロセス・ルールの進化に伴うFPGAのコア電圧と許容電圧範囲の推移を示します。今後、20nmプロセスFPGAでは許容電圧範囲が±27mVもしくはそれ以上に厳しい条件となる可能性が高いといわれています。

ボード設計者はこの許容電圧範囲を守るために、さまざまな条件を考慮して電源設計をする必要があります。例えば、数mVレベルでの電圧管理は基板レイアウト技術や製造技術のみでの対策では不十分であり、

表1 28nmプロセスFPGAの電源仕様例

出力ドライバ電源電圧値は代表例。

ピン名	機能	公称電圧 (V)	許容電圧範囲 (mV)
V_{cc}	内部コア電源電圧	0.85	±30
V_{ccaux}	補助電源電圧	2.5	±125
V_{ccio}	出力ドライバ電源電圧	1.2	±60

(a) Stratix Vファミリ

ピン名	機能	公称電圧 (V)	許容電圧範囲 (mV)
V_{cc}	内部コア電源電圧	1.00	±30
V_{ccaux}	補助電源電圧	1.80	±90
V_{ccio}	出力ドライバ電源電圧	1.80	±90

(b) Virtex-7ファミリ