

無償で使えてよりどりみどり!オープン・ソースIPコアの研究 画面表示コントローラを実装してディスプレイ表示!

横溝 憲治 Kenji Yokomizo

今回はOpenCoresで公開されているVGA/LDCコントローラIPコアを使い、アナログRGB対応ディスプレイにグラフィックス画面を表示する方法を紹介します。さらにFPGAマガジンNo.1で紹介されているDVI変換回路を使って、DVI対応ディスプレイにも対応します。

1 ディスプレイ表示と同期信号

● アナログRGB表示の信号

まずアナログRGBでのディスプレイ表示に必要な信号を説明します。図1に、表示画像と各信号の関係を示します。

VSYNC(垂直同期信号)は、1画面分の表示ごと(フレーム)に1回パルスが発生します。HSYNC(水平同期信号)は横1ラインごとに1回パルスが発生します。画素データ信号によって有効エリアの各画素の色が指定されます。

画素データ信号は、アナログRGBでは赤、緑、青の3本があり、 $0.7V_{pp}$ のアナログ信号になります。画素データは、FPGA内では複数ビット数のデジタル信号として取り扱い、FPGAの外部でD-A変換してアナログ信号にします。

各信号のタイミングは規格として決められています。表1はVGAとSVGAのタイミングです。

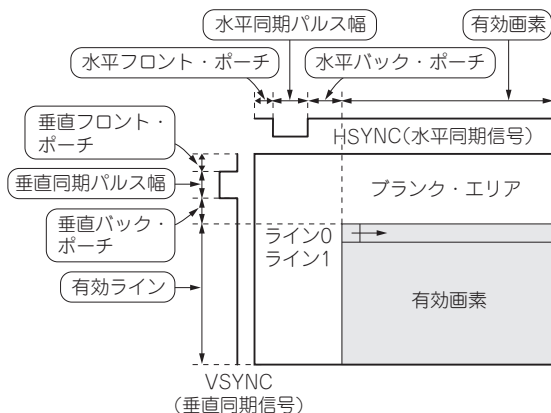


図1 表示画像と各信号の関係

画素データは左上を先頭として水平方向へ出力され、右端まで出力すると1ライン下の左端に移る。ブランクエリアでは0(黒)になる。

● デジタルDVI信号

DVI表示のデジタル信号になっても、基本的な信号の考え方は先ほどのアナログRGB表示と同じです。

画素データは8b10b符号にエンコードして、シリアル差分信号として出力します。水平垂直同期のタイミングは画素データのブランク期間に埋め込まれます。

今回のサンプルでは、FPGAマガジンNo.1で紹介されたDVI変換回路を利用しています。詳細は、同書を参照してください。なお、HDMIの画像信号とDVIの画像信号は同等なので、HDMI出力にもDVI用信号を使用しています。

2 VGA/LCDコアの概要

● ディスプレイ表示IPコアの概要

OpenCoresには、ディスプレイ表示用IPコアとしてVGA/LCDコア(以降VGAコア)が公開されています。機能は、同期信号の出力、画像メモリ上のデータの読み出し、画素データ信号の出力です。VGAコアの設計データはOpenCoresのサイトでユーザ登録するとダウンロード可能になります。RTLコードはダウンロード・データのtrunk/rtl/verilogフォルダの下にあり、トップ・モジュールはvga_enh_top.vです。

VGAコア単体での回路規模は、Altera社Cyclone IIIでは1421LE/822DFFの場合、評価ボードDE0搭載

表1 VGAとSVGAのタイミング

名称	VGA	SVGA
ピクセル・クロック周波数(MHz)	25.175	40
垂直フロント・ポーチ(クロック数)	10	1
垂直同期幅(クロック数)	2	4
垂直バック・ポーチ(クロック数)	33	23
有効ライン数(クロック数)	480	600
水平フロント・ポーチ(クロック数)	16	40
水平同期幅(クロック数)	96	128
水平バック・ポーチ(クロック数)	48	88
有効ピクセル数	640	800