

LinuxやAndroidも動く全部入り最新FPGAの研究 ~アルテラ SoC 編~ ARM Development Studio 5(DS-5)Altera Editionの紹介とデバッグ手法

伊藤 裕之 Hiroyuki Ito

本誌No.3までで、Altera社が販売するCyclone V SoC開発キットを用いて、AndroidのポーティングやAndroid 4.0の高速化について説明しました。今回はARM Development Studio 5 (DS-5) Altera Edition ツールキットを使用したデバッグ手法について説明します。一般的なソフトウェア・デバッグだけでなく、FPGA内蔵ロジック・アナライザ・ツールSignalTap IIを使って、ハードウェアの状態変化でブレークをかけるなど、高度なデバッグも可能です。

1 DS-5 Altera Editionの特徴

● ARM純正開発ツール

ARM Development Studio 5

ARMプロセッサ向けのソフトウェア統合開発環境として、ARM社よりARM Development Studio 5 (DS-5) が提供されています。アルテラ SoCはARM Cortex-A9プロセッサを内蔵しているため、このDS-5を使ってソフトウェアを開発することができます。

しかし一般的なARMプロセッサと異なり、アルテラ SoCにはFPGAが内蔵されています。そこでARM DS-5をベースとした、アルテラ SoC向けの開発ツールが用意されました。ここではARM社純正のDS-5をProfessional Edition、もう一方のアルテラ SoC対応版をAltera Editionと呼びます。

● Altera EditionとProfessional Editionの違い

今回はアルテラ SoC開発ツールとして提供されている、「ARM Development Studio 5 (DS-5) Altera Edition ツールキット」について紹介します。

ARM DS-5 Altera Edition ツールキットはアルテラ SoC エンベデッド・デザイン・スイート (EDS) の一部として提供されており、有償のAltera Edition (SoC EDS Subscription Edition) と、無償のCommunity Edition (SoC EDS Web Edition) の2種類のエディションがあります。また有償のAltera Editionには評価用として30日間使用できるライセンスも発行されています。

表1にAltera EditionとProfessional Editionの違いを、表2にWeb EditionとSubscription Editionの違いを示します。

表1 DS-5のAltera EditionとProfessional Editionの違い

	Altera Edition	Professional Edition
DS-5 Eclipse IDE	○	○
ARMコンパイラ	—	○
Linux用GNUコンパイラ	○	○
ターゲット	Altera SoC デバイス および仮想ターゲット	URL1参照
デバッグ接続	ARM DSTREAM ARM RVI Altera USB Blaster Ethernet (gdbserver)	URL2参照
Streamlineシステム解析	○	○
実行制御(JTAG)マルチコア・デバッグ	○	○
ETMおよびPTM命令トレース	○	○
ITMおよびSTM命令トレース	○	○
Cortex-A8 VE仮想プラットフォーム	—	○
クワッドCortex-A9 VE仮想プラットフォーム	—	○
アルテラ SoC デバイス仮想ターゲット	○ ^注	○ ^注

URL1: <http://www.arm.com/ja/products/tools/software-tools/ds-5/supported-platforms.php>

URL2: <http://www.arm.com/ja/products/tools/software-tools/ds-5/target-connection.php>

注: SoC EDSの一部としてアルテラより配布