

電圧と消費電流だけではない、過渡応答特性も重要な FPGA 電源設計の勘所

澤田 成昭 Nariaki Sawada

FPGAに代表されるシステムLSIはプロセス・ルールの進化に伴い、年々高機能化が進んでいます。その一方で供給電源には低電圧・大電流化が求められており、電源回路に求められる性能はより厳しいものになってきています。またFPGAのコア用電源には、精度の高い電圧が求められるようになってきています。ここでは、コア用電源に求められる性能について取り上げ、FPGAの性能を十分に引き出すために必要な電源設計の注意点を説明します。

1 FPGAの進化と要求される電源

● FPGAの進化と低電圧、大電流化

FPGAはプロセス・ルールの進化により、高機能化が進んでいます。その一方でコア用電源の低電圧、大電流化も進んでいます。図1にプロセス・ルールの進化に伴うFPGAのコア電圧と許容電圧範囲の推移を示します。

コア電圧の低電圧化に伴い、許容電圧範囲が狭くなっているため、供給電源の電圧にはより高い精度が求められてきています。

● 最新のハイエンドFPGAが要求する電源仕様

ここで、実際に最新のFPGAにはどういった電源

仕様が求められているのかについて確認をします。表1にAltera社とXilinx社の28nmプロセスのデバイスが求める電源仕様を示します。

表1のように最も精度が必要とされているコア電源電圧の許容電圧範囲は $\pm 30\text{mV}$ です。この許容電圧範囲を守るために、さまざまな条件を考慮して電源設計をする必要があります。

● ドロップ方式とスイッチング方式電源

FPGAに使用する電源にはドロップ方式とスイッチング方式の2種類があります。ドロップ方式の電源は、低コスト・低ノイズですが、効率が悪く損失が大きくなります。そのため、消費電流の大きいハイエンドFPGAのコア電源では、効率が高いスイッチング方式の電源が使用されています。ここでは、スイッチング方式の電源設計について説明します。

● 分散給電方式とPOLコンバータ

従来、ボード上における電源の供給には、図2(a)のようにボードの電源入力端子近くにDC-DCコンバータを配置していました。しかし、FPGAなどの低電圧デバイスでは、DC-DCコンバータ出力からFPGAまでの配線による電圧降下の影響が無視できなくなります。電圧降下の影響によって、コア電源の電

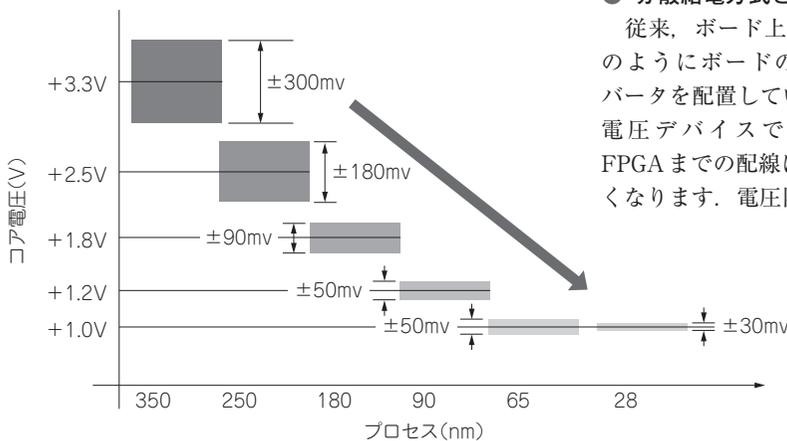


図1 プロセスの進化とコア電圧の推移

表1 28nmプロセスFPGAの電源仕様例

出力ドライバ電源電圧値は代表例

ピン名	機能	公称電圧 (V)	許容電圧範囲 (mV)
V_{cc}	内部コア電源電圧	0.85	± 30
V_{ccaux}	補助電源電圧	2.5	± 125
V_{CCIO}	出力ドライバ電源電圧	1.2	± 60

(a) Stratix Vファミリ

ピン名	機能	公称電圧 (V)	許容電圧範囲 (mV)
V_{cc}	内部コア電源電圧	1.00	± 30
V_{ccaux}	補助電源電圧	1.80	± 90
V_{CCIO}	出力ドライバ電源電圧	1.80	± 90

(b) Virtex-7ファミリ