

# 定番&最新FPGAの研究 ～ Altera編～ DDR系DRAMメモリの使い方

長船 俊 Shun Osahune

昨今のFPGA搭載システムにはたいいていの場合、数十Mバイトといった大容量メモリも使われています。現在ではDDR/DDR2/DDR3などのDDR(Double Data Rate)系のSDRAM(Synchronous Dynamic Random Access Memory)がよく使われています。ここではDDR系メモリとFPGAの接続例として、Cyclone VにDDR3 SDRAMをつなぐ方法について紹介します。

## 1 DDRメモリ・コントローラIPの概要

### ● メモリ・コントローラいろいろ

Altera社では、自社のFPGA向けにDDRメモリ・コントローラを提供しています。表1はQuartus IIサブスクリプション・ライセンスに付属のIP Baseスイートに含まれているメモリ・コントローラIPの一覧です。これらのコアはJTAG接続限定の評価版(Open CorePlus)の機能を使用すれば、ライセンスのない環境でも実機での性能評価を行うことができます。

これらはWeb Editionでもひとつおりの評価を行えますが、一部の最適化オプションが動作しないため最大動作周波数がサブスクリプションよりも低くなる点には注意が必要です。

### ● ALTMEMPHYとUniPHY

ここでは、一番よく使われるDDRメモリ・コントローラについて解説をしていきます。

現在のIP Baseスイート・ライセンスには、DDR/DDR2/DDR3に対応したメモリ・コントローラと、DDR2/DDR3/LPDDR2に対応したメモリ・コントローラの2種類が含まれています。これらDDRメモリ・コントローラは、業界標準のDDRメモリに対して、高速で豊富な機能のコントローラ・インターフェースを提供します。

二つの違いは物理層のモジュールの差で、DDR/DDR2/DDR3対応のものはALTMEMPHY、DDR2/DDR3/LPDDR2対応のものはUniPHYという物理層

表1 IP Baseスイートに含まれるメモリ・コントローラ・コア

DDR/DDR2/DDR3メモリ・コントローラ (ALTMEMPHY対応)
DDR2/DDR3/LPDDR2メモリ・コントローラ (UniPHY対応)
RLDRAM II/RLDRAM II Iメモリ・コントローラ (UniPHY対応)
QDR II/QDR II+メモリ・コントローラ (UniPHY対応)

モジュールを使用します。これらの物理層モジュールはコントローラが自動的に組み込むのでユーザが選択する必要はありません。

このIPコアのインターフェースは、両方ともユーザ回路に直接接続するためのネイティブ・インターフェース形式と、Qsysにメモリ・コンポーネントとして組み込むAvalon-MMインターフェースの2種類を使うことができます。

また、評価版であってもシミュレーション・モデルを生成させ、VHDLまたはVerilog HDLシミュレータを使用したIPコアの機能シミュレーションの実行が可能です。

### ● 各コントローラと対応デバイス・ファミリ

表2はそれぞれのメモリ・コントローラが対応しているデバイスを示したものです。対応しているメモリはデバイス・ファミリやパッケージによって細かい差があります。ここで示しているのは、メモリ・コントローラIPコアの対応なので、使用するデバイスがどのメモリをサポートしているかは、各データシートあるいは外部メモリ・ソリューション・センタ(<http://www.altera.co.jp/technology/memory/mem-index.jsp>)で詳細を確認してください。使用するメモリからデバイスを絞り込む場合は、上記URLから利用できる外部メモリ・インターフェース・スペック・エスティメータ(図1)が便利です。

表2 各コントローラと対応デバイス・ファミリ

DDR/DDR2 メモリ・コントローラ (ALTMEMPHY対応)	Stratixファミリ: Stratix II以降 Arriaファミリ: 全て Cycloneファミリ: Cyclone III以降
DDR3 メモリ・コントローラ (ALTMEMPHY対応)	Stratixファミリ: Stratix III以降
DDR2/DDR3 メモリ・コントローラ (UniPHY対応)	Stratixファミリ: Stratix III以降 Arriaファミリ: Arria II GZ以降 Cycloneファミリ: Cyclone V以降
LPDDR2 メモリ・コントローラ (UniPHY対応)	Arriaファミリ: Arria V以降 Cycloneファミリ: Cyclone V以降