

65nm
プロセスで
高速化した

SmartFusionで作るMyワンチップ・マイコン 次世代SmartFusion “SmartFusion2” の概要

浅井 剛 Takeshi Asai

Microsemi社は2012年10月にSmartFusion2を発表しました。SmartFusion2は他のFPGA(Field Programmable Gate Array)ベンダのハード・マクロCPU搭載製品とは明らかに異なる特徴を持っています。今回はその特徴を中心にSmartFusion2を紹介します。

● SmartFusion との違い

まず同じファミリー名の初代SmartFusionと何が変わったのかが気になるところです。図1にブロック図を、表1に搭載機能の違いを示します。大きな違いはActel社時代からプログラマブル・アナログを搭載したデバイスに“Fusion”という名を冠してきた同社が、あえてプログラマブル・アナログを搭載せず、CPUが166MHz動作になり、周辺I/Oモジュールも高速化

が図られている点でしょう。

デジタル回路に比べてアナログ回路のシュリンク(微細化)は難しく、現在世の中にある主力製品のプロセス・ルールも0.13 μ m~90nmが一般的です。SmartFusionで採用されている0.13 μ mからプロセスを1世代進めて90nmを採用し、プログラマブル・アナログを搭載することよりも、一気に2世代進めた65nmプロセスで、CPUや周辺I/Oモジュールの高速化を優

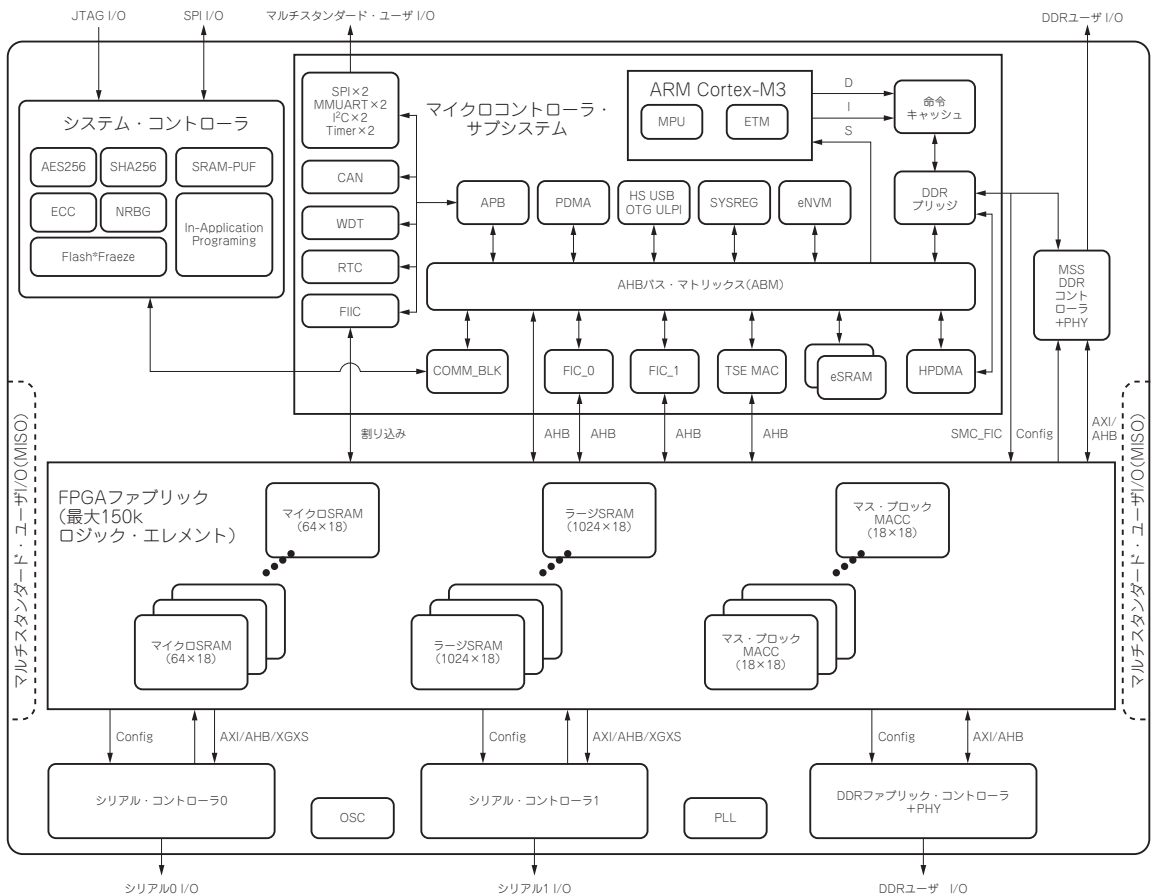


図1 SmartFusion2のブロック・ダイアグラム