

第4章 無償で使えてよりどりみどり！オープン・ソースIP コアの研究

# 10/100Base-TX対応の Ethernet MAC コアを使ってみよう

横溝 憲治 Kenji Yokomizo

本特集はギガビット Ethernet の活用がテーマですが、100Base-TX やそれこそ10Base-T でも十分という用途はまだあります。ここでは無償で使える OpenCores の Ethernet MAC コアを使い、FPGA にソフト・コア・プロセッサを組み込んで、Ethernet に接続してみます。

## 1. 10/100Base-TX Ethernet と FPGA の接続

### ● ターゲット FPGA 評価ボード

今回は Ethernet 通信を試してみるのので、Ethernet に接続できる FPGA 評価ボードが必要です。

Xilinx 社製 FPGA を搭載し、Ethernet に接続できる FPGA 評価ボードとしては、写真1 (a) に示す Micro Board (Avnet 社) が一番安価なようなので、これを使ってみることにします。

Altera 社製 FPGA を搭載した安価な評価ボードとしては DE0 および DE0-nano が有名ですが、これらは Ethernet に接続できるインターフェースを持っていません。そこで写真1 (b) や (c) に示すように、DE0

シリーズ拡張ボード (以下拡張ボード) と組み合わせることで、DE0/DE0-nano で Ethernet 通信を実現してみます。

### ● Ethernet に必要な回路構成

Ethernet は PC を中心に広く普及した通信規格です。評価に使う MicroBoard や DE0 の拡張ボードにも Ethernet 用 PHY (物理) チップとコネクタが用意されています。図1は100Base-TX など有線で Ethernet を使うための回路構成例です。送信時は FPGA 内部で Ethernet フレームを生成して MAC (論理) レイヤの処理を行い、外部の PHY へ渡します。受信時は PHY からのデータを MAC レイヤの処理をして、Ethernet フレームを取り出します。今回のサンプル回路では MAC レイヤの処理は OpenCores の Ethernet MAC

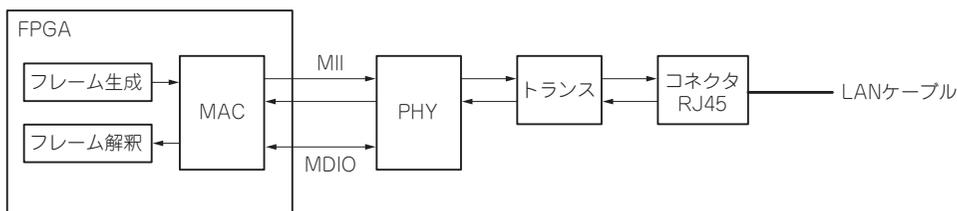
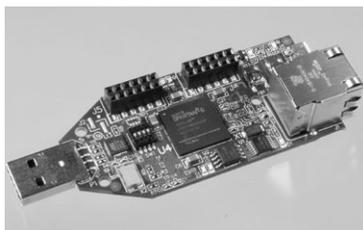
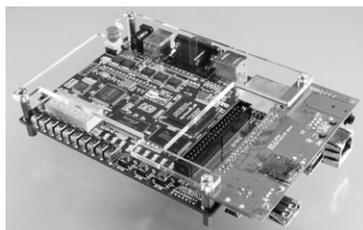


図1 Ethernetの回路構成例

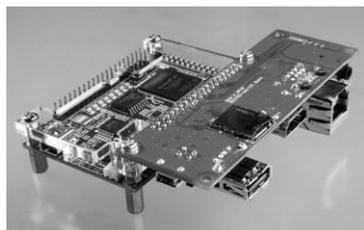
今回のサンプル回路ではMACにOpenCoresのEthernet MACコアを使用する。PHYは外部チップでEthernetの物理層を処理する。



(a) MicroBoard



(b) DE0+DE0シリーズ拡張ボード



(c) DE0-nano+DE0シリーズ拡張ボード

写真1 Ethernet MACコア実装FPGA評価ボード