

第2章 ツイスト・ペア・ケーブルから光ケーブルまで物理層はいろいろ

ギガビット Ethernet と FPGA の
接続方法

船田 悟史 Satoshi Funada

ここでは、ギガビット Ethernet と 10G ビット Ethernet の送受信のしくみについて解説します。プロトコルや信号線の詳細については、各種仕様書や参考文献を参照していただくこととして、FPGA で高速 Ethernet のインターフェースを実装するにあたって、全体像の把握とどういった処理を行えばよいのかを、できるだけ分かりやすく理解していただけることを目標にしています。

1. ギガビット Ethernet の層構造

まずはギガビット Ethernet システムを構成する全体像を見ていきましょう。ギガビット Ethernet の仕様は、IEEE Std. 802.3 で定められていますが、その仕様書の中に出てくる図に、さらに分かりやすく書き加えたものを図1に示します。この図を使って、送受信のときのデータの流れを見ていきます。

● 送信系の流れ

まず Ethernet パケットを送信の動きですが、MAC 層の上位から送信したい Ethernet のフレームを構成するパケットが、MAC 層に渡されます。このパケットは、送信先と送信元の Ethernet アドレスと上位プロトコル識別子 (PID)、そしてデータ部からなります。Wireshark や tcpdump などのパケット・キャプチャ・ソフトウェアで見えるパケットは、この部分で MAC 層とやりとりしているパケット・イメージです。

MAC 層では、パケット・データからフレーム検査用の CRC32 を計算しパケットの最後に付加し、さらにフレーム開始識別符号 (SFD) をパケットの先頭に付加します。こうして Ethernet の送信フレームデータが構築されます。このフレームデータを、GMII インターフェースを通して PHY 層に送り出します。

Ethernet では、フレームとフレームの間に、フレーム間ギャップという 96 ビット分の時間を空けることが決められています。GMII インターフェースで PHY 層に渡されるクロック単位でのデータが、PHY 層で処理され、そのままのクロック時間単位で物理メディアに送信されます。そのため、フレーム間ギャップを作る役目は、MAC 層が行う必要があります。

ここまでの処理は、物理層のメディアによらず、同じ処理が行われます。

● PHY 層の送信処理

次に PHY 層の送信処理は、メディアによってそれ

ぞれ違うことが行われます。

1000Base-T の場合は、GMII の 1 クロックで渡される 8 ビットのデータを、8b/1Q4 というエンコーディング方式により変換し、1 チャンネル当たり 250Mbps、合計 4 チャンネル 1Gbps の信号に変換します。そしてこのデジタル信号を PAM5 方法による変調しアナログ化し、4 対のツイスト・ペア・ケーブルに送信されます。

一方、1000Base-SX/LX の光系のメディアの場合は、8 ビットのデータを DC 成分が均等になるように 10 ビットに変換する 8b/10b 変換を行った後、パラレル・シリアル変換され、光トランシーバのレーザ・ダイオードを駆動します。

● 受信系の流れ

1000Base-T では、1 対のツイスト・ペア・ケーブルを、図2のように送信と受信で共用します。これはアナログ電話回線と同じしくみです。そのため、自分が送信した信号も、相手が送信した信号も、混ざって受信してしまうので、相手が送信した信号だけを抽出する回路が実装されています。

PHY デバイスの中には、フロントエンドとして DSP が入っており、送信および受信の信号を処理しています。このため、この DSP のファームウェアを書き換える独自インターフェースを実装している DP83865 のような PHY デバイスもあります。

受信信号だけが抽出されるとそこからデジタル信号に復調され、同時にクロックも再生されます。送信とは逆に 1Q4/8b 変換されて、GMII の RXD となります。

光系の 1000Base-SX/LX では、フォトダイオードで受信した光の強弱信号は、PHY で 0/1 のデジタル信号に変換され、同時に PLL などによりクロックが再生されます。10b/8b の変換後、GMII の RXD となります。

この高速シリアル・インターフェースの処理は、以前は光トランシーバ専用の PHY デバイスで実現され