

第5章 FPGAのユーザ・インターフェースにAndroidを使ってみよう

# AndroidからUSB経由で評価ボードDE0-nanoを制御する

鈴木 圭介 / 長船 俊 Keisuke Suzuki / Syun Osafune

ここでは、Altera社製FPGAを搭載したFPGA評価ボードDE0-nanoとAndroid端末を、FTDI社のブリッジICを使ってUSBを介して接続する方法について解説します。前半はAndroid側のソフトウェアに焦点を当て、オリジナルUSB機器の制御方法について解説します。後半はFPGA側のハードウェアについて、設計ツールQsysを使ったAvalonマスタ・ブリッジの設計について説明します。

## 1. Android + FPGA 接続システムの概要

### ● ユーザ・インターフェースとしてのAndroid

そもそもFPGAとAndroidがつながることで何がうれしいのでしょうか。それはFPGAのユーザ・インターフェース(以下UI)開発において、非常にリッチな環境が安価に手に入るということでしょう。

FPGA開発において製作ボードにどのようなUIを備えるかは悩みの種です。開発工数を掛けて立派なUIを作るか、もしくは高価な既製品に頼るかに選択肢が分かれるでしょう。例えばタッチパネルLCDを備え付け、苦勞してドライバを用意し、フリーのフォントを探し、幾重にもテストを重ねるのか、はたまたそれを避けるために高価なプログラマブル・タッチパネルLCDやPCを購入するのかなど、なかなか良い具合の選択肢が見つかりません。

Androidは携帯端末として2009年に販売されてから4年近くが過ぎ、2013年には全世界で9億台の端末がアクティベーションされています。その中にはユーザ用途に合わせた様々なサイズの端末があり、その

多くが非常に低価格で販売されています。例えばNexus7というGoogle公式の端末は7インチの画面で2万円を切る価格です。別の端末では、現場使用向けに耐久性の高いタブレットなども存在します。アプリケーション開発環境は無償で提供されており、グラフィカルなUI開発環境が備えられています。またAndroidはiPhoneと違いUSB Host機能をオープンにするなどしてArduinoといった外部電子デバイスとの連携に積極的です。Androidはユーザに親しみやすいリッチなUIを備えており、なおかつ安価に手に入る、FPGAのUIとして考えてみるととても良いツールであると言えるでしょう。

### ● システム全体構成

ではどのようにしてAndroidとFPGA間をつなげるのかについて、全体構成の図1を見ながら説明します。UI部分に当たるAndroidのアプリケーションは、FTDI社の提供するd2xx.jarを経由して、Androidが提供するUSB Host APIというフレームワークを介しUSBデバイスにアクセスします。AndroidとFPGA間にはFTDI社のUSB-FIFOブリッジIC FT240Xを使用し、非同期FIFO経由でFPGAへデータ転送します。FPGA内での処理は第4節で詳しく説明しますが、Androidで作成したアドレスとデータの packets をFPGAへ渡すことでFPGA内のバス空間に直接アクセスします。FPGA内では、Avalon-STバス・ブリッジが packets を解釈し、Avalonバス上にあるIPおよびペリフェラルのアドレスに直接データを渡します。

### ● USB-FIFOブリッジFT240X

今回使用しているFT240Xは、FTDIのXシリーズ(FT-X)と呼ばれるデバイス群の一つで、USB 2.0フルスピードに対応し、EEPROMおよびクロック内蔵を内蔵した完全なワンチップ構成でUSBインターフェースを構成できます。FT240Xは8ビット幅の非同期FIFOインターフェースを持つタイプで、FT-X

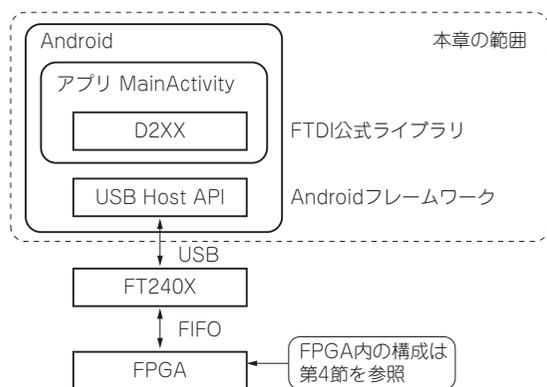


図1 Android + FPGA 接続システム全体構成