

第2章 USB 3.0対応USBビデオ・クラス・デバイスを例に

FPGAによるUSBシステムのハード&ソフト設計

永尾 裕樹 Hiroki Nagao

ここではホスト/デバイスを含めたUSBシステムの全体構成を示し、各階層での役割を説明します。その上で、FPGAにPHYチップを接続したUSB開発キットを例にハードウェア設計について解説し、最後に各階層別にドライバ・ソフトウェアの実装事例を解説します。

1. USBインターフェースのレイヤ構造と通信プロトコル設計

● USBホスト/デバイス全体のシステム構成

図1にUSBホスト/デバイス全体のシステム構成図を示します。

USBインターフェースの設計は、物理デバイスが持つ機能(ファンクション)の抽出から始めます。そして、「ファンクション」を実現するために、USBバス上のプロトコル設計を実現することになります。USBの

通信プロトコルは、全てのUSBデバイスに共通の「基本通信プロトコル」と、デバイス・クラス仕様によって異なる「クラス通信プロトコル」に分かれます。

USBハードウェア・ソフトウェア階層は機能レベルで三つのレイヤに分かれており、最下位層がバス・インターフェース・レイヤ、中間層がデバイス・レイヤ、そして最上位層がファンクション・レイヤと定義されています。

「バス・インターフェース・レイヤ」は、USBホスト・コントローラ-USBデバイス・コントローラ間に

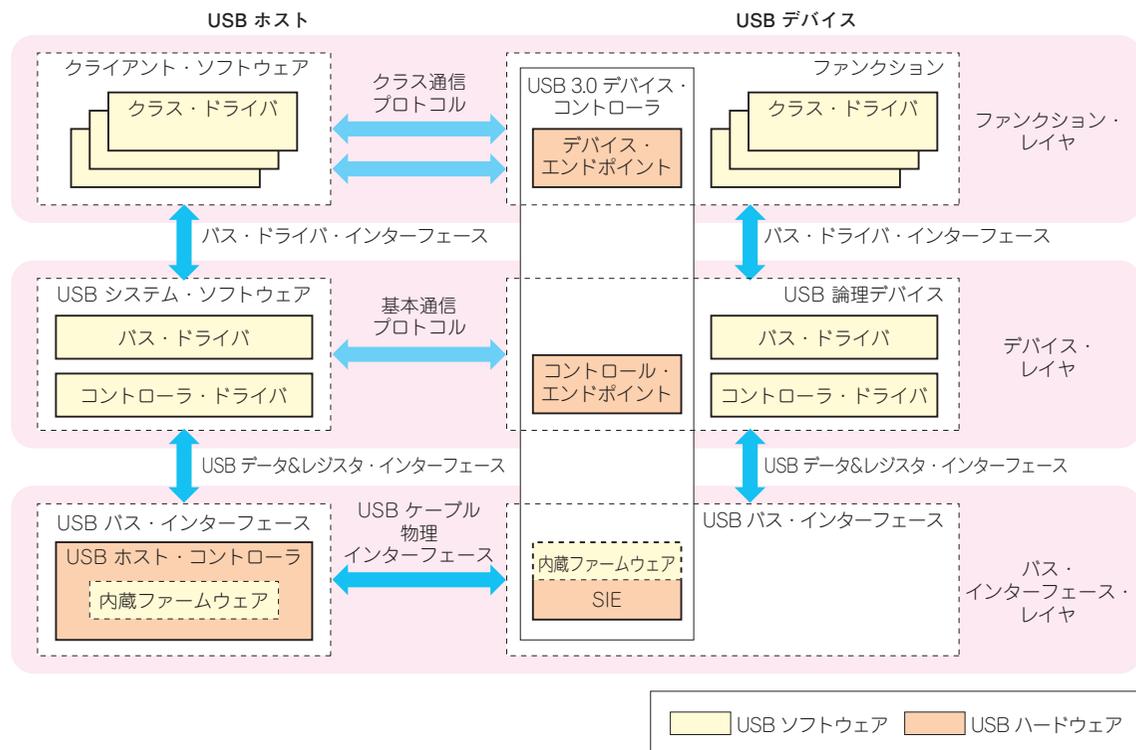


図1 USBホスト/デバイス全体システム構成