

## 1. 新しくリリースされた ZynqとPlanAhead

Xilinx社からARMコア内蔵のFPGAとしてZynq がリリースされました. さらにZynqが搭載された安 価な評価ボードとしてZedBoard (Avnet社)がリリー スされています(写真1).アカデミック価格で3万円 という破格な価格であり、その安さから爆発的に普及 しているようです.海外のサイト(http://www.



写真1 ZedBoardの外観



図1 PlanAheadの起動画面

ZedBoard.org/)ではユーザ間の活発な情報交換が 行われており、比較的情報を入手しやすく、Zynqに 取りかかるにはオススメのボードとなっています. ZyngやZedBoardについては、特集 Appendixを参照 してください.

Zynqを設計するには開発ツールとしてPlanAhead を使うことが推奨されています.もともとPlanAhead はフロアプランやデザイン解析ツールとして開発され ていましたが、7シリーズのリリースに伴いプロジェ クト管理機能などが追加され、Zynqも含む7シリー ズ用の統合開発ツールとして生まれ変わりました.名 前は従来のPlanAheadですが、別のツールと考えた 方がよさそうです.

## 2. ZedBoard上の LEDと押しボタンを使ってみる

それでは、早速ZedBoard上の押しボタンと連動してLEDを点滅させる回路を設計してみましょう.

## ● 新規プロジェクト作成手順

PlanAheadをスタート・メニューから選択(または デスクトップ上のアイコンをダブルクリック)して起 動してください.すると図1に示す起動画面が表示さ れます.今回は新規にプロジェクトを作成するので 「Create New Project」を選択します.

次に、メッセージが表示されるのでそのまま「Next」 を選択し[図2(a)]、「Project Location」にプロジェク トを配置するフォルダを指定します[図2(b)].

ここで、どの種類のプロジェクトを作成するのか尋 ねられます [**図2**(**c**)]. PlanAheadでは4種類のプロ ジェクトがあります. それらにはVerilogHDLや VHDLから設計する [RTL Project」, EDKやXPSから 生成済みのネットリスト (NGCやEDIFファイル)から 合成する [Post-synthesis Project」, I/Oのみの配置を 行う [I/O Planning Project」, そして最後に従来のISE のプロジェクトを読み込む [Import ISE Place & Route results」があります. 今回はISEのようにRTLから設 計するので [RTL Project」を指定します.