

シミュレータ  
を使って  
今からでも  
設計を  
開始できる

# ARM Cortex-A9搭載！全部入り最新FPGAの研究～アルテラ SoC 編～

## アルテラ SoC の概要と開発ツールの紹介



姫野 呂裕 Tomohiro Himeno

2012年末、Altera社からARMコアを搭載したFPGAの出荷が開始されました。誰でも実デバイス/評価ボードを入手できるようになるまでしばらく時間がかかりそうですが、本号からアルテラ SoC を使いこなすための記事を始めます。今回は、アルテラ SoC の概要と開発ツールについて紹介します。特に、製品開発を先行して進められるアルテラ SoC Virtual Targetには、今すぐでも使える開発ツールです。

### 1. アルテラ SoC の概要

#### ● アルテラ SoC の内部ブロック

図1にアルテラ SoC 内部ブロック図を示します。内部は大きく次の三つに分けることができます。

- FPGA ファブリック
- DDR SDRAM コントローラ、PCI Express、高速トランシーバのハード・マクロ
- HPS (ハード・プロセッサ・システム) と呼ばれる ARM Cortex-A9 MPCore と各種ペリフェラルが一体となったハード・マクロ

FPGA ファブリックはいわゆるFPGA部分で、Arria VまたはCyclone Vに採用されているアーキテ

クチャが使われ、最大46万LEのリソースを持っています。FPGA ファブリックがCyclone Vと同等のものを、Cyclone V SoC、Arria Vと同等のものをArria V SoCと呼びます。コスト的にはCyclone V SoCが安価になります。

DDR SDRAM コントローラやPCI Express、高速トランシーバのハード・マクロは、現在のシステムでは必須と思われる機能で、FPGA リソースを消費することなくこれらのインターフェースを実装できます。

そしてアルテラ SoC の最大の特徴がHPS部分で、ここにARM Cortex-A9 MPCoreが置かれています。デュアルコアだけでなくシングルコアもラインナップされています。HPS内にはCPUだけでなく、現在の組み込み市場でよく使われるペリフェラルが搭載され

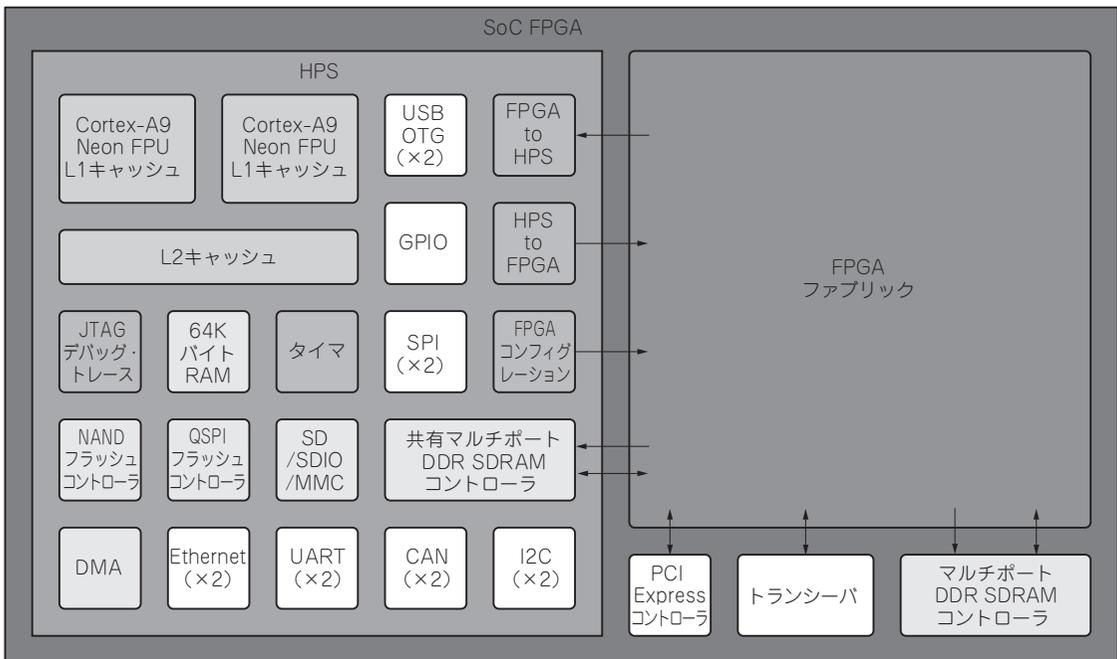


図1 アルテラ SoC 内部ブロック図