

# Smart-USB Plus ファミリ System-SX ボード仕様 <Ver1.4>

## 概要

Smart-USB Plus ファミリの新製品 System-SX ボードは、アルテラ製大規模 FPGA (Stratix デバイス・ファミリ) とカスタマイズ可能な USB2.0 インタフェースを採用したシステム開発ボードです。

周辺回路として、Digital Video Interface(DVI)や大規模なメモリシステムを搭載するので、ボード単体で画像処理回路への適用ができます。また、ボードを有効利用するために、サポート MPU を搭載し、LAN 制御、コンパクトフラッシュ制御、FPGA コンフィグ制御を自由自在に行えます。

USB2.0 の高速・広帯域データ転送 を利用したデータ収集やシステム制御、システム LSI 評価・検証のベースボードとして利用するなど開発現場での標準ツールとして使えるほか、システム開発後には、デモンストレーションボードとしてもお使いいただけます。



### <適用アプリケーション>

#### 画像処理システム開発ボードとして...

DVI-D 仕様の入出力ポートと、DDR メモリ、ハードマクロの乗算器を実装済みの FPGA を装備しているので、リアルタイムの画像処理システムや、PC と連携した画像処理アルゴリズムの検証評価用に最適なボードです。いままで PCI バスに頼りきりだった画像処理ボードをノート PC でも扱うことができるので、システム開発後のデモンストレーションボードとしての利用が可能になりました。

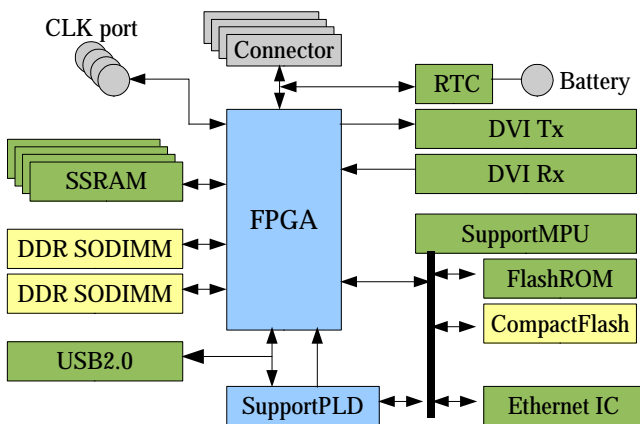
#### ASIC の評価システムとして...

FPGA には、大規模 FPGA の Stratix デバイスを搭載し、SSRAM、FlashROM など各種メモリを実装しています。System-SX ボードには、ARM9 コア入りの FPGA を搭載した ASAP-XA ボードを接続出来ます。このため、ARM9 ASIC などの評価・検証ができます。また、アナログ RGB や NTSC などの画像インタフェースボード (IMG-Pro) もコネクタ接続できるので、用途に応じて様々なシステムに対応できるハードウェア構成になっています。

## 特長

- ◆ **取り扱いやすいボードサイズ**
  - ◆ B5 サイズ (System-AX ボードと同一サイズ)
- ◆ **アルテラ製 FPGA “Stratix デバイス” 搭載**
  - ◆ ロジックエレメント数 79,040 個の FPGA を搭載 (EP1S80F1508 搭載の場合)
  - ◆ EP1S40、EP1S60、EP1S80 デバイスを搭載可能
  - ◆ アルテラ社製 ソフト CPU コア “Nios” 搭載可能
- ◆ **USB 2.0 (High Speed) インタフェース搭載**
  - ◆ 実効データ転送レート: 最大 24 MByte/s
  - ◆ デバイスドライバ、DLL、オープンソース・リファレンスアプリ標準添付
- ◆ **大規模で柔軟なメモリ構成**
  - ◆ ZBT タイプ同期 SRAM 18 MB
  - ◆ DDR SO-DIMM 200pin ソケット 独立 2面
  - ◆ FlashROM 4MB アクセス速度 70ns
  - ◆ CompactFlashROM ソケット (MicroDrive 対応) (True IDE モード)
- ◆ **Digital Video Interface 搭載**
  - ◆ TI 社製 TFP401A、TFP410 DVI チップ搭載
  - ◆ DVI rev1.0 仕様に準拠
  - ◆ VGA ~ UXGA に対応 (シングルリンク)
- ◆ **サポート MPU 制御による周辺機器操作**
  - ◆ 16bit マイコン H8/3048F による LAN 制御、CompactFlash 制御が可能
  - ◆ 10/100Base-T 対応 ハードワイヤ TCP/IP 制御 IC により、Ethernet 制御には OS が不要。遠隔操作で FPGA のコンフィギュレーションが可能。
  - ◆ マイコン制御により、ファイルシステムを実現し PC とのファイル交換を実現可能です
  - ◆ リアルタイムクロックを搭載 (バッテリーバックアップ可能)
- ◆ **拡張性の高い I/O システム**
  - ◆ 96pin DIN コネクタを 4 個用意し、FPGA の空き I/O を最大 220 本確保
  - FPGA の規模によりユーザ I/O 数は変化します
  - ・EP1S80 の場合: 220 本
  - ・EP1S60 の場合: 174 本
  - ・EP1S40 の場合: 111 本
  - ◆ FPGA の PLL 出力を小型 BNC で外部システムに出力可能。外部システムからのクロックを FPGA に入力も可能。
  - 小型 BNC: クロック入出力それぞれ 4 系統
  - DIN コネクタ: クロック入力 4 系統、出力 5 系統

# Smart-USB Plus ファミリ System-SX ボード仕様 <Ver1.4>



<System-SX ボードブロック図>

## ハードウェア仕様

### 1. FPGA 部

アルテラ Stratix デバイス EP1S40/60/80 のいずれかを搭載することができます。標準モデルでは EP1S80C7 を搭載します。この場合、回路を構成する最小構成単位であるロジックエレメント数 79,040 個、内部メモリ 928KByte です。また、Stratix デバイスには、ハードマクロ DSP ブロックがあり、18x18 乗算器なら最大で 88 個実現することができます。このため、ハードによる高速演算処理が可能になりました。

ロジックエレメント1個は、1個のF/Fと4入力LUTで構成されています。

### 2. USB インタフェース

USB2.0(HighSpeed)に準拠したUSB制御IC(Cypress社製FX2デバイス)を搭載しています。この制御ICとFPGAが接続されています。FPGAにはUSB制御ICとのインタフェース回路が用意されているので、購入後すぐにPCとUSBを使った通信ができます。

このUSBインタフェースはSmart-USBPlusシステムコア<sup>(注1)</sup>を採用しているため、高速なデータ転送が可能です。USB転送は以下の2種類をサポートしています。

- ・ コントロール転送
- ・ バルク転送

USBコントロール転送は、FPGA内に構成したハードウェアレジスタなどへのアクセスに使用します。

USBバルク転送は、大容量データをPCに転送したり、PCからボードに転送するときに便利です。バルク転送時の実データ転送レートは、最大24MByte/s<sup>(注2)</sup>を実現しています。

注1) USBシステムコア:  
USBに必要な全てのデータをパッケージ。ユーザシステムにドロップインで利用できるシステムIPです。

注2) データ転送レートはPCの仕様に依存します。すべてのPCで最大の転送レートが約束されるわけではありません。

### 3. メモリシステム

#### SSRAM: 1M x 36bit GSI社製 GS8320Z36T 4個

ZBTタイプのSSRAMを4個搭載。合計18MBの大容量メモリを実現しています。

#### DDR SO-DIMM ソケット 2面

FPGAと1対1で配線されています。このため、それぞれのDDR SO-DIMMを独立したクロックで動作させることができます。また、同一クロックで動作も可能です。画像データのフレームバッファリングや動画データデータの格納などに利用できます。

ボードオプションとして、DDR SO-DIMMを簡単なインタフェースで制御できるDDR制御IP<DDRDIMM-Path>を用意しています(VerilogHDLオープンソース)。

#### FlashROM: 2Mbx16 STマイクロ社製 M29W320

アクセス時間70ns、FPGAのコンフィギュレーションデータ(EP1S80の場合、約3MB)を格納したり、各種データの格納に利用出来ます。

#### CompactFlash ソケット:

TrueIDEモードに対応。大容量のMicroDriveにも対応するので、画像データなど大容量のデータ格納に便利です。

### 4. FPGA コンフィギュレーション

USB経由により、FPGAへのコンフィギュレーションを瞬時に完了します(MegaBlast機能)。メーカー純正のダウンロードケーブル(ByteBlasterII)では、開発ツール(QuartusII)が必要で、コンフィグも低速で時間がかかりました。System-SXボードでは、添付のリファレンスアプリケーションを起動時に、FPGAにコンフィグ可能なので、アプリケーション立ち上げ後、すぐに動作できます。このため、アプリケーションユーザにFPGAを意識させない使い方が可能です。

USB経由のコンフィギュレーションなら、大規模FPGAでもわずか1秒以下でFPGAをプログラムできます。このため、機能に応じたモジュールを複数個用意することで、瞬時に機能を切り替えることができます。

### 5. Digital Video Interface (DVI Rev.1.0)

DVI-Dコネクタ仕様。DVIエンコード、デコードにはTI社製の専用IC(TFP410/TFP401A)を採用。VGA~UXGAまでのフラットパネルディスプレイに対応します。DVI受信側には、PNPIDを格納する専用のI2CタイプE2PROMを用意しています。

### 6. サポートMPU ペリフェラルバス

MPUにルネサステクノロジー社製16bitマイコンH8/3048Fを採用。このMPUとハードワイヤードTCP/IP ICによりLAN制御をOSレスで制御します。また、Filesystemなどを実装すればCompactFlashやMicroDrive制御を行い、PCとデータの交換が可能です。

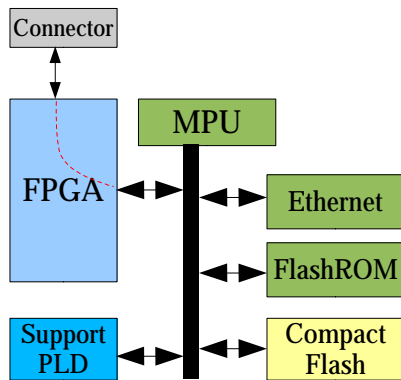
またFlashROMには、マイコン制御によりFPGAのコンフィグデータを格納、コンフィグの実行ができます。

H8/3048Fマイコンには内蔵FlashROMがあり、この中にH8ソフトを格納することができます。このFlashROMは100回以上の書き換えが可能ですので、ユーザ独自のH8ソフトウェアを実装することができます(H8マイコンはモード6動作専用です)。

H8/3048Fマイコンを使わずに、FPGA内にNios等のソフトマクロCPUを実装する場合は、H8マイコンをディセーブルすることで、ペリフェラルバスから切り離し、FPGA内のCPUがバスマスタになることができます。

# Smart-USB Plus ファミリ System-SX ボード仕様 <Ver1.4>

System-SX ボード外部からこのペリフェラルバスにアクセスする場合は、外部システムとの接続用 DIN コネクタに配線してある FPGA の I/O ピンと FPGA がペリフェラルバスに接続している I/O ピンを FPGA 内部で 1:1 に配線(下図 赤点線)することで可能です。



<ペリフェラルバス ブロック図>

## 7. 外部接続用コネクタ

FPGA の I/O ピン 220 本(最大)を外部システムとの接続に利用できます。これらの I/O ピンは、96 ピンの DIN コネクタ(DIN41612 準拠) 4 個に収容しています。ケーブル接続や基板接続が可能です。I/O 電圧は 3.3V(一部 2.5V)仕様です。

FPGA は PLL を内蔵しています。この PLL の出力を外部システムに供給可能です。また、外部システムからのクロックを FPGA の PLL に入力することもできるので、外部システムと同期したシステム開発ができます。

外部とのクロックインタフェースは、DIN コネクタ内に収容する系統(入力 2、出力 1)と小型 BNC コネクタに収容する 4 系統があります。

小型 BNC コネクタ(ヒロセ電機社製 U.FL-R-SMT)の場合、クロック入力と出力をそれぞれ 4 系統用意しています。

(注: 搭載デバイスによりユーザ I/O 数が減少します。EP1S80 デバイス搭載時、ユーザ I/O 数が 220 本になります。)

## オプションボードとの接続

### ASAP-XA (Advanced Solution ARM9 Platform) との接続

ARM9 コア入り FPGA を搭載した弊社製 ASAP-XA ボードを System-SX の外部接続用コネクタに接続できます。この構成では、ARM ソフトウェア開発はもちろんのこと、ARM プロセッサの周辺回路を System-SX の大規模 FPGA 領域で実現することができます。さらに、System-SX ボードの周辺機能(CompactFlash 制御、LAN 制御、大規模メモリ制御など)を最大限活用することができます。

### IMG-Pro (画像入出力インタフェースボード) との接続

NTSC/PAL、アナログ RGB のエンコード・デコードを行うボードを System-SX と接続すれば、System-SX の DVI の代わりにアナロ

グ信号を取り扱うことができます。

System-SX 搭載の FPGA に EP1S80 以外を選択した場合、ユーザ I/O 数が減少するため、IMG-Pro 搭載時、System-SX 上でジャンパ布設が必要になります。

#### 画像入力を使用する場合に必要なジャンパ数

EP1S40→約 23 本

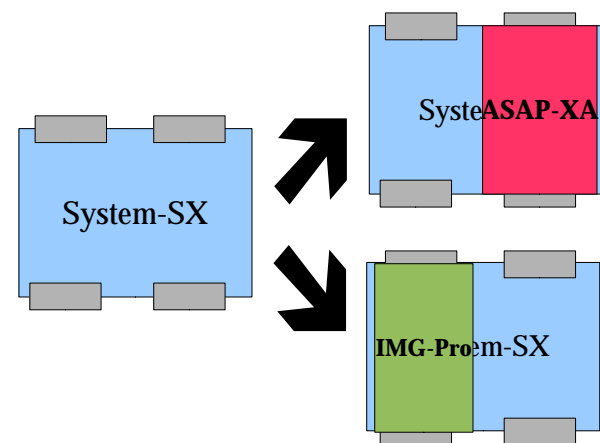
EP1S60→約 10 本

#### 画像出力を使用する場合に必要なジャンパ数

EP1S40→約 13 本

EP1S60→約 4 本

用途によっては必要ない信号もカウントしているため、ジャンパの本数はおおよその数です。



<System-SX ボードの拡張例>

## 8. その他

### シリアルポート

FPGA に収容するポートを 1 系統と H8 マイコン用のポートを 1 系統装備しています。

### リアルタイムクロック

I2C インタフェース制御のセイコーエプソン社製 RTC-8564JE を装備。バッテリーバックアップが可能です。

(注意: バッテリーは付属していません)

### 表示器、スイッチ

汎用用途の 7 セグを 8 桁(ダイナミック点灯方式)、チップタイプ高輝度 LED を 17 個(スタティック点灯方式)搭載。  
(注意: 7 セグを利用出来るのは、FPGA に EP1S80 を選択した場合です)

また、汎用入力スイッチとして、4 個のタクト SW を用意しています。

### 高精度発振器

セイコーエプソン社製 SG8002CA 相当の水晶発振器を搭載。その他、サブクロック源として 5KHz ~ 20MHz まで可変するリニアテクノロジー社製 LTC1799 を搭載。

# Smart-USB Plus ファミリ System-SX ボード仕様 <Ver1.4>

## ボード電源仕様

### 電源電圧

単一 3.3V(±10%)供給 (4極端子台を装備)  
(電源プラグを製品に添付)

### ボード消費電流

FPGA未コンフィグ、DDR未装着時 <1.2A>  
FPGAコンフィグ時(LE使用率5%、82MHz動作 Nios CPUコア  
を実装してSSRAMアクセスした場合) <1.6A>

## ソフトウェア仕様

### USB インタフェース概要

～最大実行データ転送速度 24MByte/s(注3)～

System-SX ボードのUSBインタフェースは、購入したその日から利用できます。ボード専用のUSBターゲットデバイスドライバ、DLL、制御アプリケーションを製品に添付しています。この内、制御アプリケーションのみオープンソース化しているため、ユーザによるカスタマイズが可能です。

また、USBプロトコルを意識させないでボードとのデータ通信が行える専用APIが添付されているため、USBの専門知識がなくても、ソフトウェア・プログラミング知識があれば、だれでもUSB制御システムを構築できます。

### 製品添付ソフトウェア

1. USBターゲット・デバイスドライバ
2. DLL (API仕様書付き)
3. 制御アプリケーション(オープンソース、C++)
4. USB制御ファームウェア(ボード上のE2PROMに格納)

### 動作環境

Windows2000SP4/XPSP1が動作するDOS/V機  
USB2.0が動作するインタフェースを装備していること

(注3)最大実行データ転送速度とは、実際にPCとボード間でやりとりできるデータの最大値です。PentiumIII 1GHz以上、RAM 512MB以上、HDD UltraDMA100以上のPCで実現可能です。ただし、すべてのPCで最大値が得られるわけではありません。

## 製品モデル構成

製品発注コード

### ■ System-SX/XXCY

XX: 搭載するFPGA規模を表します。

- 40の場合 EP1S40F1508 (ユーザI/O数 111本)
- 60の場合 EP1S60F1508 (ユーザI/O数 174本)
- 80の場合 EP1S80F1508 (ユーザI/O数 220本)

Y: 搭載するFPGAのスピードグレードを表します

- 5の場合 最速 (EP1S40のみスピードグレード5が存在します)

- 6の場合 中速
- 7の場合 低速

例: FPGAにEP1S80F1508C7を選択した場合の型番  
**System-SX/80C7**

### 添付品

USBケーブル(1.8m) 1本

USBデバイスドライバ、DLL、API仕様書、ボード回路図、USBファームウェア(オンボード)、USBインタフェース部タイミングチャート、フローチャート等のデータを収録したCD-ROM 1枚

### オプション

スイッチング電源 <3.3V 20A>

DDR SO-DIMM制御IP <DDRDIMM-Path>

### お問い合わせ

開発製造販売元

有限会社プライムシステムズ<八ヶ岳オフィス>

TEL:0266-70-1171 FAX:0266-70-1172

E-mail: info@prime-sys.co.jp

URL <http://www.prime-sys.co.jp>

### 改版履歴

Ver1.1 1/8 ボード消費電流値追加

Ver1.2 DVI部誤記訂正、FlashROM部誤記訂正  
外部接続用コネクタ部誤記訂正

Ver1.3 各デバイス選択時のユーザI/O数追加

Ver1.4 IMG-Proボードとの接続について補足