

高速 32bit RISC CPU ボ - ド

アルファボ - ドシリ - ズ

A P - S H 2 F - 6 A

ハ - ドウェア・マニュアル

初版 2003 / 1 / 14

ALPHA PROJECT Co., LTD

AP - SH2F - 6A ハ - ドウェア・マニュアル

この度は、アルファボ - ドシリ - ズ 「AP - SH2F - 6A」をお買いあげ頂きまして誠に有り難うございます。
本製品は、CPUコアにSH2を採用したシングルチップマイコン「SH7145F」を搭載した汎用CPUボードです。

本ボードをお役立て頂くために、本マニュアルを十分お読み下さいますようお願いいたします。

今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

梱包内容

・ AP - SH2F - 6A ボ - ド	× 1 枚
・ 電源用ハ - ネス (2 P I N)	× 1 本
・ マニュアル / プログラムディスク	× 1 枚
・ 保証書	× 1 枚
・ 回路図	× 1 枚

本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、お買い上げ頂いた販売店へ保証書を添えてご返却ください。(弊社より直接お買い上げのお客様につきましては、出荷時に全て登録済みとなっております。)

保証内容、免責等につきましては、添付の保証書をご覧ください。

目次

1 . 製品概要	1
1 . 1 概要	1
1 . 2 機能及び特長	1
1 . 3 仕様	2
1 . 4 構成ブロック図	3
2 . 機能説明	4
2 . 1 設定	4
2 . 2 メモリバックアップ	8
2 . 3 リセット	9
2 . 4 端子配列	10
2 . 5 外部回路の拡張方法	12
3 . 技術資料	13
3 . 1 アドレスマップ	13
3 . 2 ウェイト設定	14
3 . 3 内蔵フラッシュROMの書き込み方法	15
3 . 4 外形寸法	17
3 . 5 回路構成	17
4 . 製品サポートと使用上の注意	18
4 . 1 弊社ホームページのご案内	18
4 . 2 製品サポート窓口	18
4 . 3 製品のサポート範囲	18
4 . 4 使用上の注意	19

1 . 製品概要

1 . 1 概要

本製品は、CPUコアにSH2を採用したシングルチップマイコン「SH7145F」を搭載した汎用CPUボードです。本ボードは外部接続コネクタへ外部拡張に必要な信号をすべて引き出してありますので、各種試作用途及び小ロットの製品への適用など、幅広い対応が可能です。

1 . 2 機能及び特長

1) 32ビットRISC CPU SH7145F (日立製) を搭載

< SH7145F 概要 >

- ・内部32ビット構成
- ・256KbyteフラッシュROM (F-ZTAT) 内蔵
- ・8Kbyte RAM 内蔵
- ・乗算器内蔵
- ・パイプライン 5段パイプライン
- ・DMAコントローラ 4チャンネル
- ・データトランスファコントローラ
- ・マルチファンクションタイマパルスユニット 16ビット 5チャンネル
- ・コンペアマッチタイマ 16ビット 2チャンネル
- ・ウォッチドックタイマ 8ビット
- ・シリアルインタフェース 4チャンネル
- ・割り込み 外部9本 (NMI、IRQ7~IRQ0)
- ・パラレルポート 最大106本 (兼用端子含む 入出力 98本 入力 8本)
- ・A/D変換器 分解能10ビット 8チャンネル
- ・最高動作周波数 50MHz (PLL使用時)
- ・低消費電力

機能詳細はSH7145Fのハードウェアマニュアルをご参照下さい。

2) 内蔵フラッシュROM 256Kbyte、高速SRAM 2Mbyte搭載

本製品に採用したSH7145FはフラッシュROMを256Kbyte内蔵し、約1万回の書き換えが可能となっています。

内蔵フラッシュROMは、1ステートアクセスなのでSH2の性能を最大限に引き出せます。

RAMは外部にバックアップ可能な高速SRAMを32bitバス幅接続で2Mbyte搭載しておりますので、多種多様な使い方が可能です。

3) H-UDI用コネクタを装備

日立ユーザデバッグインターフェイス (H-UDI) 用の14Pinコネクタを装備しておりますので、JTAG環境でのデバッグが容易に行えます。

4) RS232Cドライバ搭載の通信用コネクタを装備

シリアルI/FにRS232Cドライバを搭載している他、Dサブコネクタを装備しておりますので、基板単体でPCとの通信テスト等が簡単に行えます。

5) 外部拡張が容易

外部接続用コネクタ(60Pin×2、20pin×1 未実装)へ拡張に必要な信号線をすべて引き出してありますので、I/O等の接続が容易です。

6) 組みみに便利なコンパクトサイズ

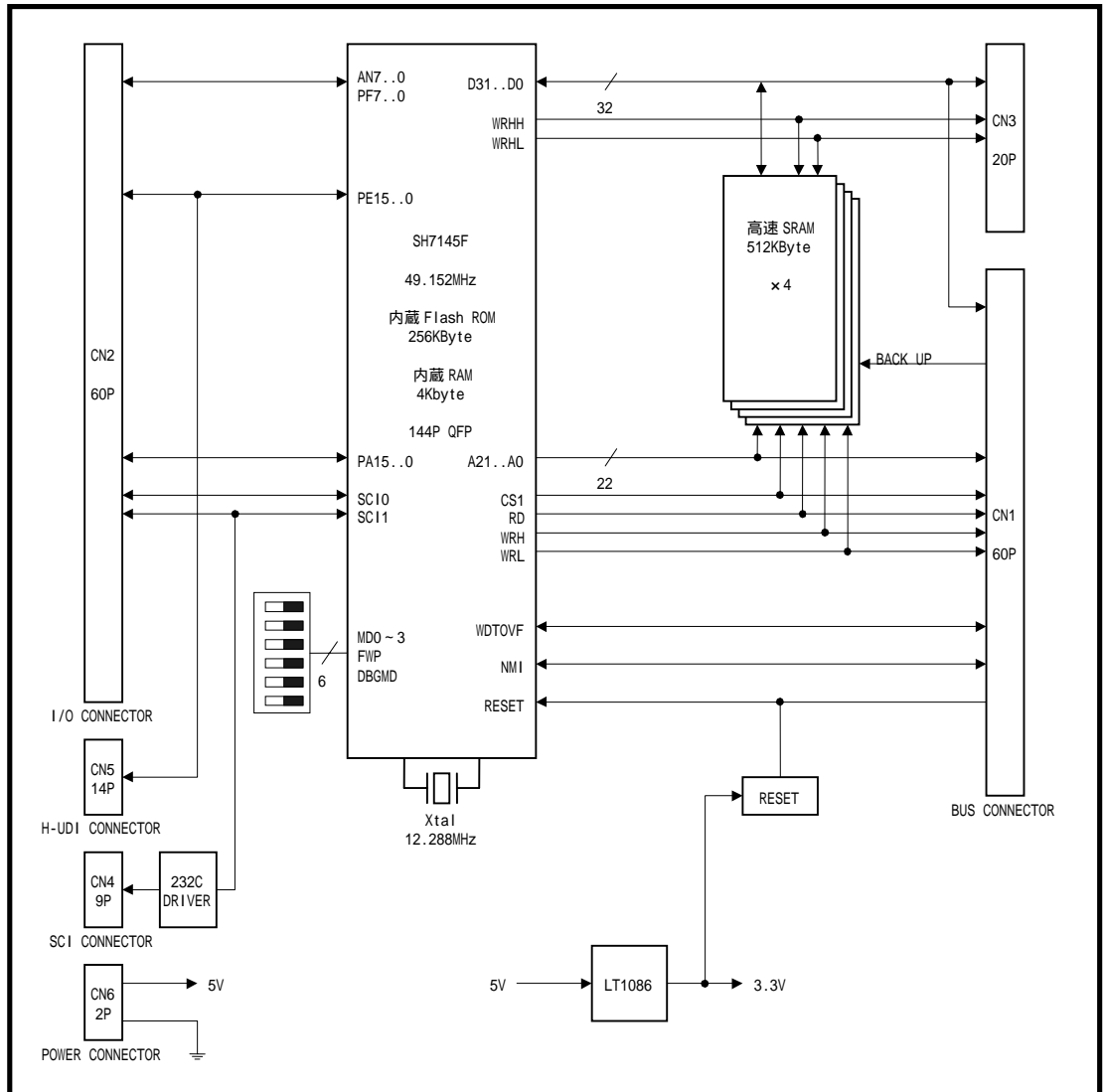
100×80(mm)の小型基板に多くの機能を搭載しておりますので、組みみ用途に最適です。

1.3 仕様

AP - SH2F - 6A仕様

CPU	SH7145F(日立)
動作周波数	最大49.152MHz (12.288MHz水晶)
メモリ	内蔵フラッシュROM 256Kbyte 内蔵RAM 8Kbyte 外部SRAM 2Mbyte (バッテリーバックアップ可)
シリアルI/F	非同期/同期 I/F 4チャンネル (SCI1は通信用コネクタに接続)
パラレルI/O	106本(兼用端子を含む)
タイマ/カウンタ	16ビットマルチファンクションタイマ 5チャンネル 16ビットコンペアマッチタイマ 2チャンネル 8ビットウォッチドッグタイマ
割り込み	割り込みコントローラ内蔵 外部 9本(NMI, IRQ7~IRQ0)
A/Dコンバータ	8チャンネル 分解能10bit
リセット	リセットIC, リセットSW搭載 外部拡張コネクタ(未実装)からのリセットも可能
外部接続	外部拡張 60Pinコネクタ×2 未実装 20Pinコネクタ×1 未実装 シリアルI/F 9Pinコネクタ (D-SUB) 電源 2Pinコネクタ
電源電圧	DC 5.0V±10%/3.3V±5% 外部からの3.3V供給動作可
消費電流	MAX. 620mA
使用環境条件	温度 0~50 湿度 20~80%(結露なし)
寸法	100×80 (mm)

1.4 構成ブロック図



2 . 機能説明

2 . 1 設定

本ボードは、使用用途に応じてさまざまな設定の変更が行えます。お客様の用途に合わせて最適な設定にしてください。なお、設定を変更する際には必ず電源を落としてから行ってください。

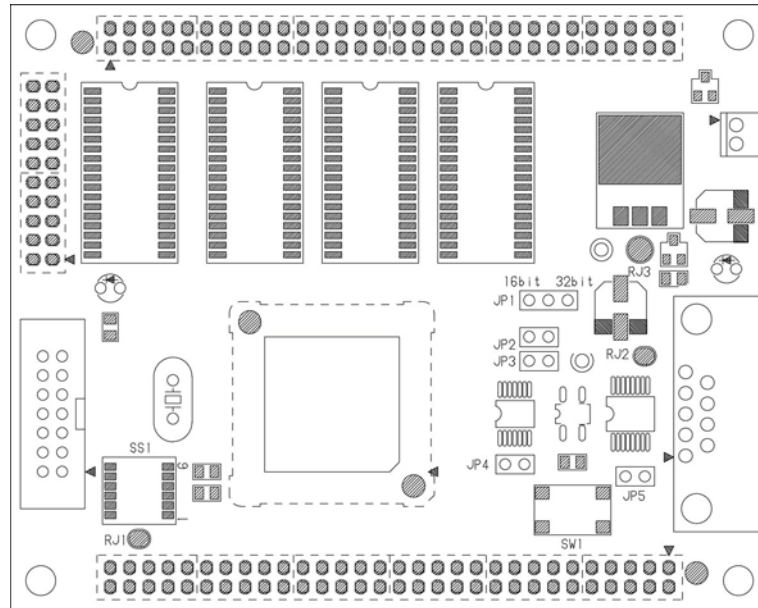


図 2 - 1 基板 J P 配置図

1) C P U 動作モードの設定

S 1 出荷時設定

	<p>C P U モード : MODE 2</p> <p>C L K モード : クロックモード 3 (S : × 4 P : × 2)</p> <p>H - U D I : 非デバックモード</p>
--	--

注意 動作モードの切り替えは必ず電源を切った状態で行ってください。

スイッチの各ビットは C P U の以下の端子と接続されており、OFF で " 1 "、ON で " 0 " となります。

S 1	1	2	3	4	5	6
端子名	MD 0	MD 1	MD 2	MD 3	FWP	DBGMD
出荷時設定	ON	OFF	OFF	OFF	OFF	ON

CPU動作モードの選択

SH7145Fには様々な動作モードがあります。本ボードでは以下のモード設定が可能です。

MODE	S1設定			モード名	内蔵ROM	CS0バス幅
	5	2	1			
0	OFF	ON	ON	MCU拡張モード0	無効	8
1	OFF	ON	OFF	MCU拡張モード1	無効	16
2	OFF	OFF	ON	MCU拡張モード2	有効	8/16/32
3	OFF	OFF	OFF	シングルチップモード	有効	-
F0	ON	ON	ON	ブートモード	有効	8/16/32
F1	ON	ON	OFF	ブートモード (シングルチップ)	有効	-
F2	ON	OFF	ON	ユーザプログラムモード	有効	8/16/32
F3	ON	OFF	OFF	ユーザプログラムモード (シングルチップ)	有効	-
上記以外				設定しないでください。		

注意 動作モードの変更は、各ジャンパ設定と周辺インターフェースの接続をよく確認のうえ行ってください。

クロックモードの選択

SH7145Fはクロック逡倍用PLL回路を内蔵しており、以下のクロックモードが設定可能です。

MODE	S1設定		システムクロック	周辺クロック
	4	3		
0	ON	ON	× 1	× 1
1	ON	OFF	× 2	× 2
2	OFF	ON	× 4	× 4
3	OFF	OFF	× 4	× 2

注意 SH7145Fは40MHzを超える周辺クロックでの動作を保証していませんので、標準搭載の振動子(12.288MHz)を使用する場合には、MODE 2は設定できません。

デバックモードの設定

SH7145FにはH-UDIを使用したデバックモードがあります。
JTAGデバッガをご利用になる場合にはデバックモードに設定する必要があります。

モード	S1 - 6	備考
非デバックモード	ON	出荷時設定
デバックモード	OFF	

2) S R A M設定

S R A M使用 / 未使用の選択

本ボードには2 M B y t e (5 1 2 K × 8 b i t × 4 個) の高速S R A Mが実装されています。
S R A MのチップセレクトにはC S 1が接続されていますが、C S 1空間を他の目的で使用する場合には切り離すことが可能です。

J P 2 設定

	短絡	: S R A M (C S 1) を使用する (出荷時設定)
	未短絡	: S R A M (C S 1) を使用しない

S R A Mバス幅の選択

S R A MはC P Uに3 2 ビットバス幅で接続されていますが、P D 1 6 ~ 3 1 をポートとして使用する場合には切り離すことが可能です。

J P 1、J P 3 設定


J P 1	J P 3	バス幅設定
3 2 b i t 側短絡	短絡	3 2 ビット幅 (出荷時設定)
1 6 b i t 側短絡	未短絡	1 6 ビット幅

注意 1 6 ビット幅の設定ではS R A Mの総容量は1 M B y t e になります。

3) シリアル通信 I / F C T S ・ R T S 設定

S H 7 1 4 5 F の S C I にはフロー制御用のR T S / C T S 端子はありません。しかし、接続する相手機器にはR T S と C T S を必要とするものがあります。それらの機器と通信を行うために、シリアル通信 I / F の R T S ・ C T S の短絡をR J 2 にて設定可能です。

R J 2 設定

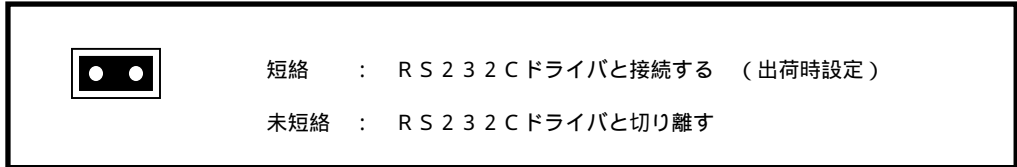
	短絡	: R T S と C T S を短絡する。 (出荷時設定)
	未短絡	: R T S と C T S を短絡しない。

本処理は簡易的なものでフロー制御を実現するものではありません。したがって、接続する機器によってデータオーバーフロー等が発生する場合があります。

4) シリアル通信 I / F RS232C ドライバ接続選択

RXD1 端子には RS232C ドライバの出力が接続されています。RXD1 を汎用ポート (PA3) として使用するには、この接続を切り離す必要があります。

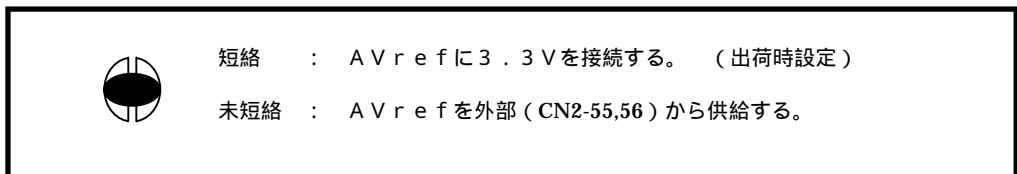
JP5 設定



5) AVref 電圧設定

SH7145F の A/D 変換器は AVref 端子から A/D 変換の基準電圧を設定可能です。本ボードでは RJ1 にて、ボード上の電源 (3.3V) と接続するか、外部より供給するかを選択を行えます。

RJ1 設定

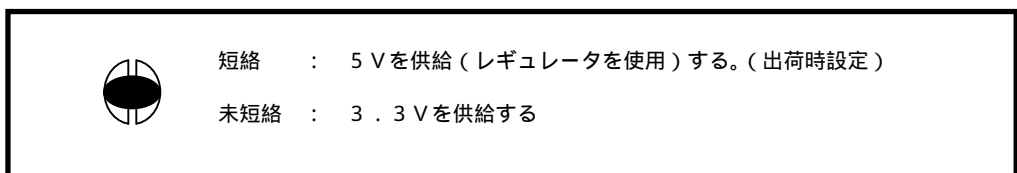


注意 外部より AVref を供給する場合には定格内 (-0.3 ~ +3.6V) で供給してください。

6) ボード供給電源の選択

本ボードでは、5V からボード上のレギュレータで 3.3V を生成していますが、外部から直接 3.3V の電源を供給することも可能です。5V を供給する場合には CN6 から、3.3V は CN1 もしくは CN2 から供給します。

RJ3 設定



注意 各電源は必ず所定のコネクタより供給してください。

7) モニタLEDの使用の選択

本ボードには、簡易テスト用にモニタLED (LD1: 緑) が実装されています。
ポートはPE15を使用していますが、使用しない場合には切り離すことが可能です。

JP4 設定

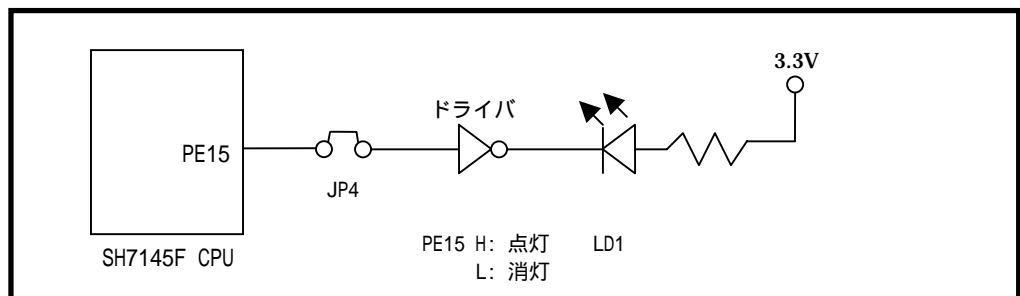
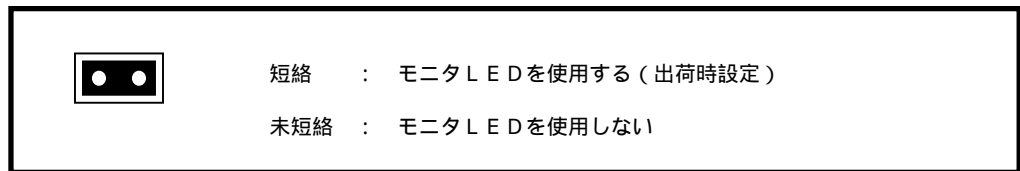


図 2 - 2 モニタLEDの接続

2.2 メモリバックアップ

本ボード上のRAMは外部にバックアップ電源を接続することによりバックアップが可能です。
BATT端子 (CN1 60P) にバックアップ電源を接続してください。
なお、リチウムイオン電池等の2次電池を使用される場合には、別途充電回路が必要となります。

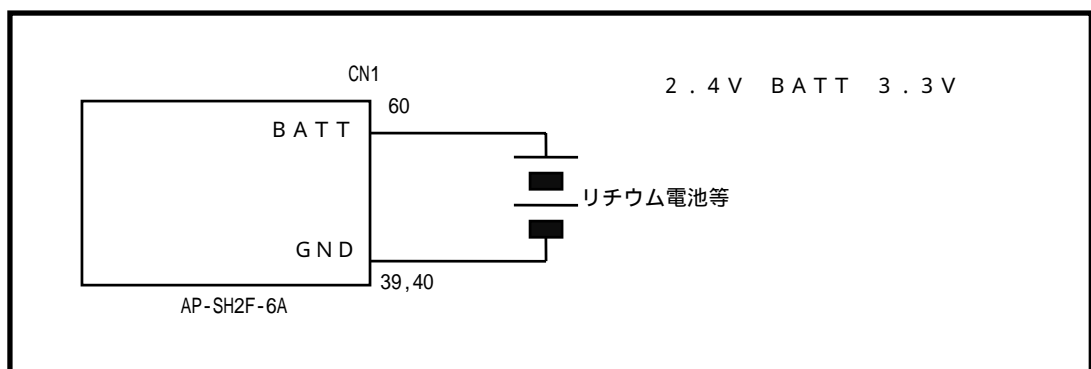


図 2 - 3 メモリバックアップ接続

注意 本ボードで採用している高速SRAM (1個あたり) は、
バックアップ電流に $typ 2.5mA / max 5mA$ が必要です。

2.3 リセット

本ボードのリセット動作には以下の3つがあります。

1) 電源投入時及び電圧降下時のリセット動作

5V供給時に3.3Vレギュレータ出力が約2.75V～3.05V(標準2.9V)でシステムリセットされます。
nRESET端子は専用IC(PST592IM(ミツミ製))により、約100ms間のLowパルスが出力されます。
CPUはパワーオンリセット例外処理を開始します。

2) リセットSWによるリセット動作

リセットSWを押すことにより強制的にシステムリセットされます。
こちらも専用ICにより約100ms間のLowパルスが出力されますので、CPUは、パワーオンリセット例外処理を開始します。

3) 外部からの制御によるリセット

/RESET端子(CN1-49P)へ外部回路を接続することにより、外部からのリセット動作が可能となります。
/RESET信号はオープンコレクタ出力なのでワイアードOR接続が可能です。
この場合は、外部のリセット回路により、安定時間分のリセット信号をLowレベルに保持する必要があります。

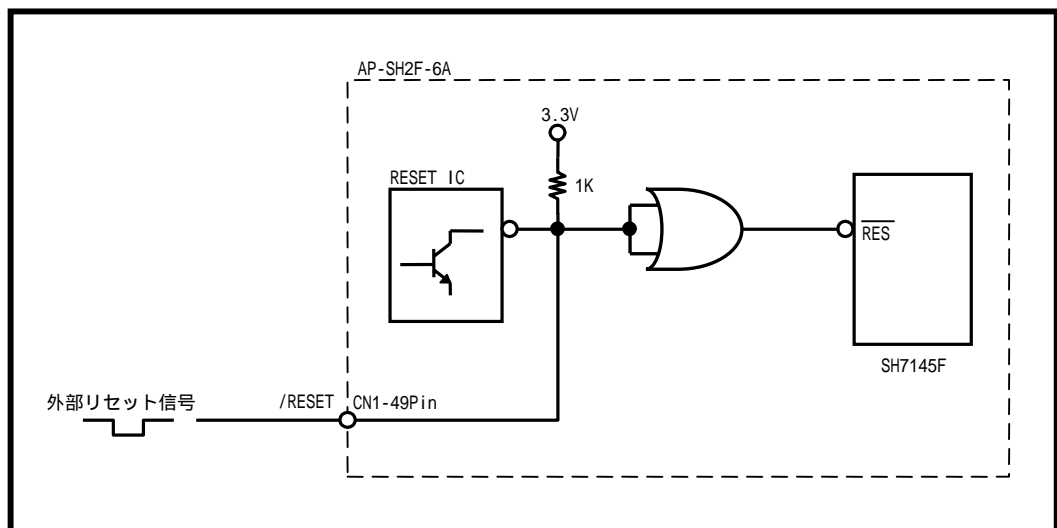


図2-4 リセット内部回路

2.4 端子配列

本ボードは外部拡張に必要な信号をCN1、CN2、CN3にすべて引き出してあります。
以下に各コネクタの端子配列を示します。

CN1 CPUバスコントロール系信号端子1					
1	GND		2	GND	
3	D15/PD15	10K プルアップ	4	D14/PA14	10K プルアップ
5	D13/PD13	10K プルアップ	6	D12/PD12	10K プルアップ
7	D11/PD11	10K プルアップ	8	D10/PD10	10K プルアップ
9	D9/PD9	10K プルアップ	10	D8/PD8	10K プルアップ
11	3.3V		12	3.3V	
13	D7/PD7	10K プルアップ	14	D6/PD6	10K プルアップ
15	D5/PD5	10K プルアップ	16	D4/PD4	10K プルアップ
17	D3/PD3	10K プルアップ	18	D2/PD2	10K プルアップ
19	D1/PD1	10K プルアップ	20	D0/PD0	10K プルアップ
21	GND		22	GND	
23	A15/PC15	10K プルアップ	24	A14/PC14	10K プルアップ
25	A13/PC14	10K プルアップ	26	A12/PC12	10K プルアップ
27	A11/PC11	10K プルアップ	28	A10/PC10	10K プルアップ
29	A9/PC9	10K プルアップ	30	A8/PC8	10K プルアップ
31	A7/PC7	10K プルアップ	32	A6/PC6	10K プルアップ
33	A5/PC5	10K プルアップ	34	A4/PC4	10K プルアップ
35	A3/PC3	10K プルアップ	36	A2/PC2	10K プルアップ
37	A1/PC1	10K プルアップ	38	A0/PC0	10K プルアップ
39	GND		40	GND	
41	NMI	10K プルアップ	42	RD/PA14	10K プルアップ
43	WRH/PA13	10K プルアップ	44	IRQ0/PA2/DREQ0/SCK0	10K プルアップ
45	IRQ1/PA5/DREQ1/SCK1	10K プルアップ	46	CS0/PA10	10K プルアップ
47	CS1/PA11	10K プルアップ	48	CS2/PA6/TCLKA	10K プルアップ
49	/RESET	1K プルアップ	50	CK	10K プルアップ
51	A16/PB0	10K プルアップ	52	A17/PB1	10K プルアップ
53	A18/PB6/IRQ4/BACK	10K プルダウン	54	A19/PB7/IRQ5/BREQ	10K プルダウン
55	A20/PB8/IRQ6/WAIT	10K プルダウン	56	A21/PB9/IRQ7/ADTRG	10K プルダウン
57	WAIT/PA17	10K プルアップ	58	WRL/PA12	10K プルアップ
59	GND		60	BATT	

CN3 CPUバスコントロール系信号端子2					
1	D16/PD16/IRQ0	10K プルアップ	2	D17/PD17/IRQ1	10K プルアップ
3	D18/PD18/IRQ2	10K プルアップ	4	D19/PD19/IRQ3	10K プルアップ
5	D20/PD20/IRQ4	10K プルアップ	6	D21/PD21/IRQ5	10K プルアップ
7	D22/PD22/IRQ6	10K プルアップ	8	D23/PD23/IRQ7	10K プルアップ
9	GND		10	GND	
11	D24/PD24/DREQ0	10K プルアップ	12	D25/PD25/DREQ1	10K プルアップ
13	D26/PD26/DACK0	10K プルアップ	14	D27/PD27/DACK1	10K プルアップ
15	D28/PD28/CS2	10K プルアップ	16	D29/PD29/CS3	10K プルアップ
17	D30/PD30/IRQOUT	10K プルアップ	18	D31/PD31/ADTRG	10K プルアップ
19	WRHL/PA22	10K プルアップ	20	WRHH/PA23	10K プルアップ

CN2 CPU I/O系信号端子					
1	PE15/TIOC4D/DACK1/IRQOUT	10K プルアップ	2	PE14/TIOC4C/DACK0/AH	10K プルアップ
3	PE13/TIOC4B/MRES	10K プルアップ	4	PE12/TIOC4A	
5	PE11/TIOC3D		6	PE10/TIOC3C	
7	PE9/TIOC3B		8	PE8/TIOC3A	
9	V C C		10	V C C	
11	PE7/TIOC2B	10K プルアップ	12	PE6/TIOC2A	10K プルアップ
13	PE5/TIOC1B	10K プルアップ	14	PE4/TIOC1A	10K プルアップ
15	PE3/TIOC0D/DRAK1	10K プルアップ	16	PE2/TIOC0C/DREQ1	10K プルアップ
17	PE1/TIOC0B/DRAK0	10K プルアップ	18	PE0/TIOC0A/DREQ0	10K プルアップ
19	G N D		20	G N D	
21	PB5/IRQ3/POE3/RDWR	10K プルアップ	22	PB4/IRQ2/POE2/CASH	10K プルアップ
23	PB3/IRQ1/POE1/CASL	10K プルアップ	24	PB2/IRQ0/POE0/RAS	10K プルアップ
25	WDTOVF	10K プルアップ	26	G N D	
27	PA21/CASHH	10K プルアップ	28	PA20/CASHL	10K プルアップ
29	PA19/BACK/DRAK1	10K プルアップ	30	PA18/BREQ/DRAK0	
31	PA17/WAIT	10K プルアップ	32	PA16/AH	10K プルアップ
33	PA9/TCLKD/IRQ3	10K プルアップ	34	PA8/TCLKC/IRQ2	10K プルアップ
35	N.C		36	N.C	
37	PA7/TCLKB/CS3	10K プルアップ	38	PA6/TCLKA/CS2	10K プルアップ
39	PA5/SCK1/DREQ1/IRQ1	10K プルアップ	40	PA4/TXD1	10K プルアップ
41	PA3/RXD1	10K プルアップ	42	PA2/SCK0/DREQ0/IRQ0	10K プルアップ
43	PA1/TXD0	10K プルアップ	44	PA0/RXD0	10K プルアップ
45	G N D		46	G N D	
47	PF7/AN7		48	PF6/AN6	
49	PF5/AN5		50	PF4/AN4	
51	PF3/AN3		52	PF2/AN2	
53	PF1/AN1		54	PF0/AN0	
55	Avref		56	Avref	
57	3 . 3 V		58	3 . 3 V	
59	G N D		60	G N D	

CN4 シリアル通信 I / F 端子	
1	N.C
2	RXD
3	TXD
4	N.C
5	GND
6	N.C
7	RTS
8	CTS
9	N.C

CN6 電源端子	
1	+5V
2	GND

S H 7 1 4 5 F には兼用端子が多数存在するため注意して下さい。
各信号の機能は S H 7 1 4 5 F のデータブックをご覧ください。

< 推奨コネクタ >

CN1、2 :	推奨コネクタ	HIF3H-60DA-2.54DSA	(ヒロセ)
	適合レセプタクル	HIF3H-60PB-2.54DSA	(ヒロセ)
CN3 :	使用コネクタ	HIF3H-20DA-2.54DSA	(ヒロセ)
	適合レセプタクル	HIF3H-20PB-2.54DSA	(ヒロセ)
CN6 :	使用コネクタ	B2P-SHF-1AA	(日圧)
	適合レセプタクル	H2P-SHF-AA	(日圧)

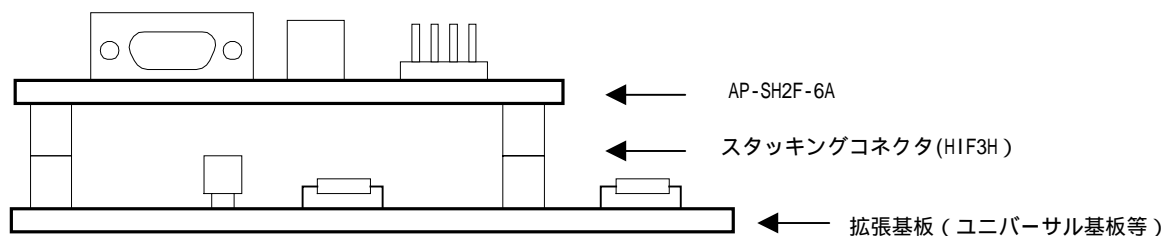
CN1、CN2、CN3用のコネクタはCPUボードオプション品(拡張コネクタセット)として取り扱いしておりますのでお問い合わせください。

2.5 外部回路の拡張方法

外部に回路を拡張する場合には、スタッキング接続が最も一般的な方法です。

リボンケーブル等で接続する方法もありますが、長さに比例して信号が劣化しますので注意してください。

本ボードの拡張コネクタは全て2.54mmピッチで配置されているので、拡張の基板には市販のユニバーサル基板が使用できます。



3 . 技術資料

3 . 1 アドレスマップ

本ボードでは、CS1にSRAMがアサインされています。

SRAMバス幅32bitの時(出荷時設定)

CPU動作モード(2、F0、F2)

00000000H	内蔵Flash ROM	
0003FFFFFFH	256Kバイト	
00040000H	予約	
001FFFFFFFH		CS0空間
00200000H	ユーザ開放	
003FFFFFFFH		CS1空間
00400000H	SRAM(32bit)	
005FFFFFFFH	2Mバイト	
00600000H	SRAMイメージ	
007FFFFFFFH		CS2空間
00800000H	ユーザ開放	
00BFFFFFFFH		CS3空間
00C00000H	ユーザ開放	
00FFFFFFFH		
01000000H	予約	
FFFF7FFFH		注意！！
FFFF8000H	周辺I/O	
FFFFBFFFH		
FFFC000H	予約	
FFFDFFFH		
FFFE000H	内蔵RAM	
FFFFFFFHH	8Kバイト	

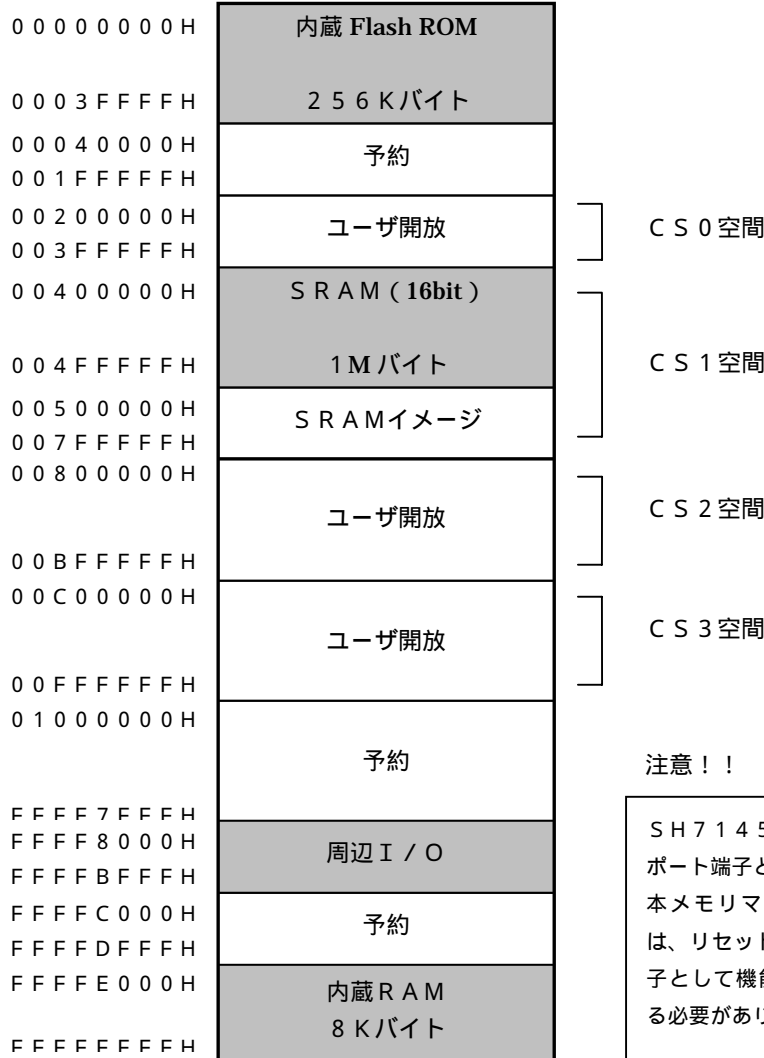
注意！！

SH7145Fはリセット後、A18~以降がポート端子となっています。
本メモリマップどおりに動作させるためには、リセット直後にA18~A19をアドレス端子として機能するように、PFCを初期化する必要があります。

動作モードの設定については「2.1.1) CPU動作モードの選択」を参照下さい。
SRAMバス幅の設定については「2.1.2) SRAMバス幅の選択」を参照下さい。

SRAMバス幅16bitの時

CPU動作モード(2、F0、F2)



注意！！

SH7145Fはリセット後、A18~以降がポート端子となっています。
本メモリマップどおりに動作させるためには、リセット直後にA18~A19をアドレス端子として機能するように、PFCを初期化する必要があります。

動作モードの設定については「2.1.1) CPU動作モードの選択」を参照下さい。
SRAMバス幅の設定については「2.1.2) SRAMバス幅の選択」を参照下さい。

3.2 ウェイト設定

本ボード上のメモリアクセスのウェイト数は以下の設定を推奨します。

メモリ種別		システムクロック周波数(CK)			チップ セレクト
		x 1 12.288MHz	x 2 24.576MHz	x 4 49.152MHz	
フラッシュROM	内蔵FlashROM	-	-	-	-
SRAM	HM62W8511HCJP-12 相当品	0WAIT	0WAIT	1WAIT	CS1

注意 内蔵フラッシュROMはNo-Waitとなります。

3.3 内蔵フラッシュROMの書き込み方法

本ボードでは256KbyteのフラッシュROMを内蔵したSH7145Fを採用しています。
 内蔵フラッシュROMには添付のソフトを利用してオンボードでユーザプログラムの書き込みが可能です。
 なお、添付ソフトはWindows95/98/NT4.0/2000/XP対応で書き込みモードはブートモード(F0)のみです。

1) 書き込みソフト (FLASHWRITER) の準備

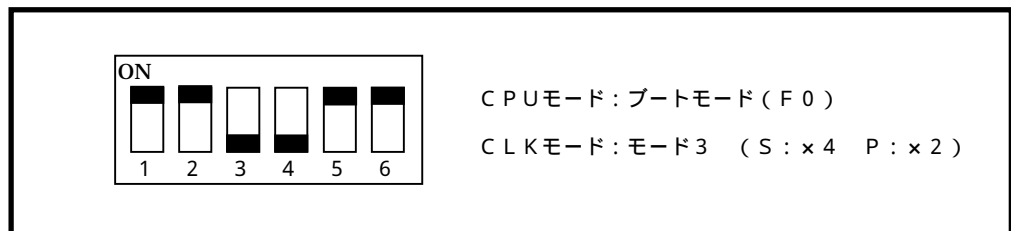
書き込みソフトは、添付FDアーカイブファイル内の¥FZTAT¥に収録されています。
 ファイルはインストーラ形式になっていますので「setup.exe」を実行してインストールして下さい。

2) ボードの準備

モードの設定

CPUのモードを以下の設定に合わせます。設定は電源を切った状態で行ってください。

S1 内蔵フラッシュROM書き込み時の設定



3) 書き込み手順

パソコンとボードをクロスケーブルで接続します。

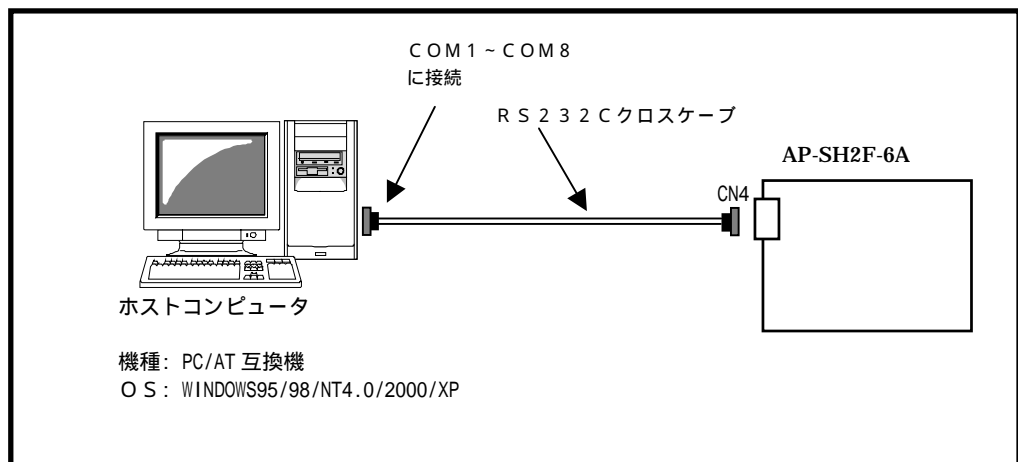


図 3 - 1 FLASHWRITER 使用時の接続

FW2_7145.EXE をダブルクリックしてFLASH WRITERを起動します。

[CPU FRQ]設定欄に[49.152]MHz と入力します。

[Select port]設定プルダウンメニューで使用するパソコンのCOMポートを選択します。

CPUボードの電源を投入します。

[OPEN]ボタンを押して、ダウンロードするファイルを選択します。(ダウンロード可能なファイルはモトローラSフォーマットのみです。ファイル拡張子の制限はありません)

[WRITE]ボタンを押すことにより開かれる[Target write]ダイアログ中の[START]ボタンを押します。

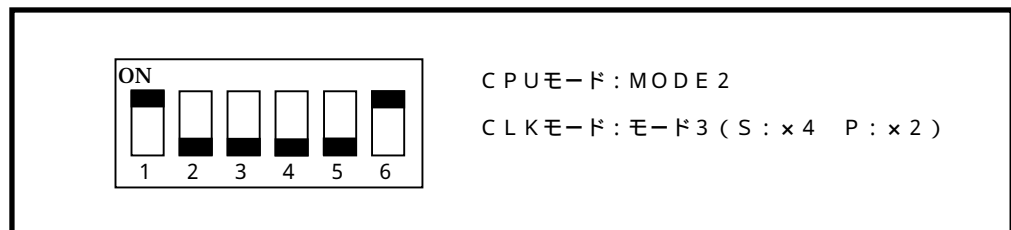
自動的に書き込みを開始します。

書き込みが終了したらダイアログ中の[QUIT]ボタンを押すことでダイアログが閉じます。

4) 動作の確認

CPUのモードを以下の設定に合わせます。(使用される動作モードに適宜合わせてください)

S1 設定



電源を投入すると、プログラムが動作します。

*動作を確認する場合は、添付ディスク内のアプリケーションノートに記載された、サンプルプログラムをダウンロードしてください。

3.4 外形寸法

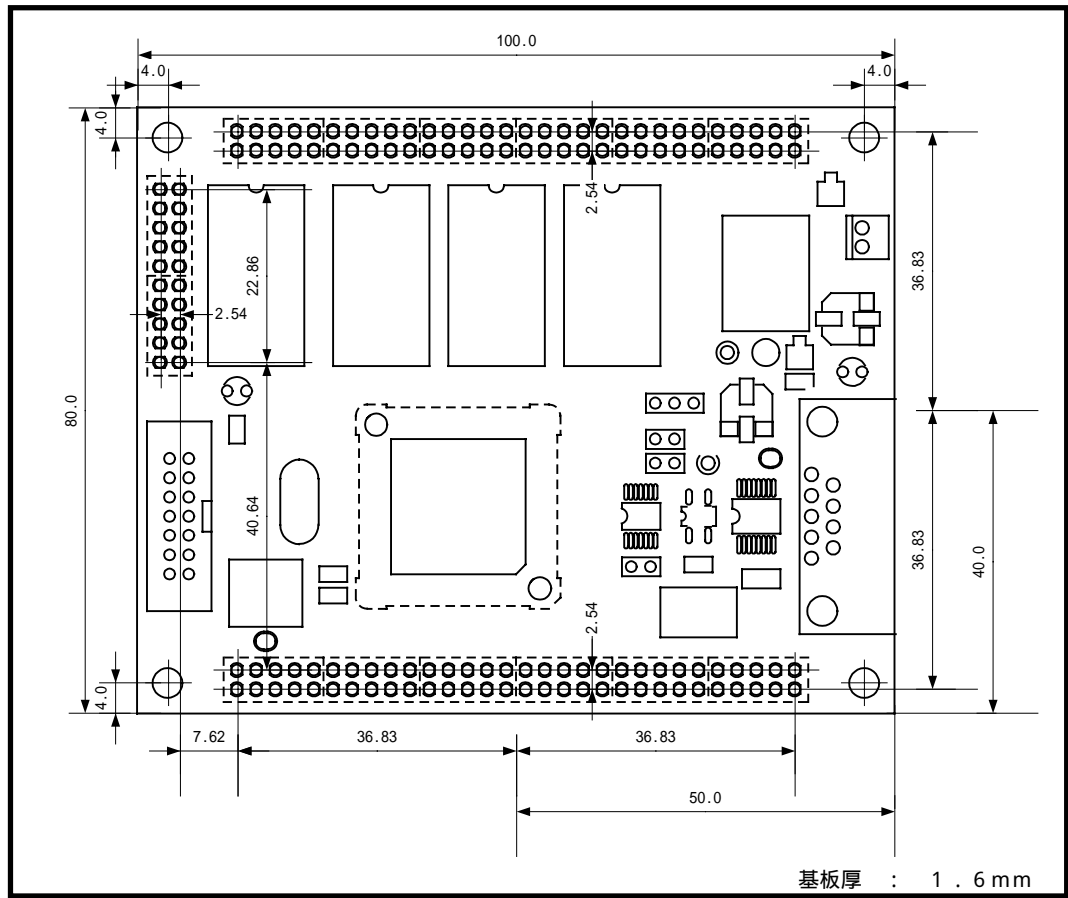


図3 - 2 AP - SH2F - 6A 基板寸法

CN1・CN2・CN3は2.54mmピッチの格子上にスルーホールが配置されています。
 外部回路を増設されるお客さまは、市販のユニバーサルボードをご使用いただけます。(図2-4.をご参照下さい。)

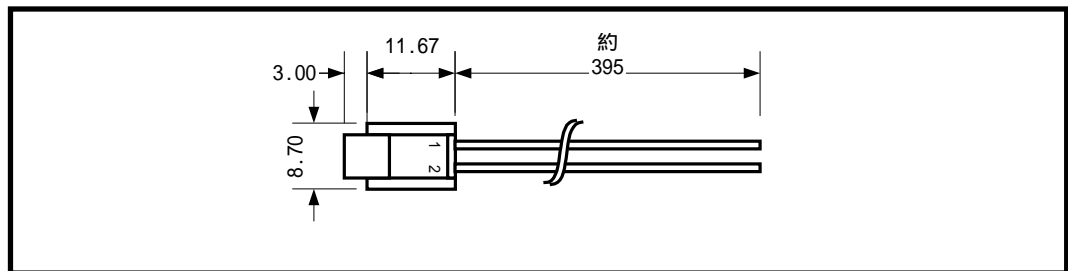


図3 - 3 電源用ハーネス寸法

3.5 回路構成

添付回路図(紙出力図面、添付FDアーカイブファイル内 ¥回路図 に収録)

4 . 製品サポートと使用上の注意

4 . 1 弊社ホームページのご利用について

弊社製品へのよくあるご質問及びご要望につきましては、弊社ホームページ上のFAQに掲載しております。
掲載内容は随時更新されておりますので、是非ご利用ください。
また、添付プログラム等のバージョンアップについてもホームページ上より提供しております。

弊社ホームページアドレス <http://www.apnet.co.jp/index.html>

4 . 2 製品サポートの方法

製品サポートについては、FAXもしくはE-MAILでのみ受け付けております。
お電話でのお問い合わせは受け付けておりませんのでご了承ください。

製品サポート窓口

FAXによるご連絡	053 - 464 - 3737
E-MAILによるご連絡	query@apnet.co.jp

4 . 3 製品サポートの範囲

以下の内容に該当するお問い合わせにつきましては、サポートの対象とはなりませんのでご了承ください。

デバイスの使用方法、プログラミング、コンパイラの使用法、ROM化等の技術指導的なご質問
添付サンプルプログラムのコンパイル方法および動作に関する技術的なご質問
本製品に拡張するユーザ回路の設計方法やその動作についてのご質問。
本製品に添付された回路図やサンプルプログラム等の技術情報を元に作成された2次作成物についてのご質問
その他、製品の仕様範囲外の質問やお客様の技術によって解決されるべき問題。

デバイスに関するご質問につきましては、各メーカーもしくは代理店までお問い合わせください。

デバイス情報 : 日立半導体グループ <http://www.hitachisemiconductor.com/sic/jsp/japan/jpn/>

4.4 使用上の注意

下記条件での本製品の動作は保証しかねますのでご了承願います。

- ・ ボード上にユーザ側で改造を施したもの
- ・ 極端な高温・低温環境
- ・ 振動の激しい環境
- ・ 高湿度、油の多い環境
- ・ 腐食性ガス、可燃性ガス等の環境
- ・ ノイズの多い環境

カスタム品をご希望のお客様は弊社お問い合わせ先へご相談ください。