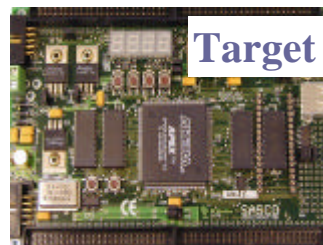
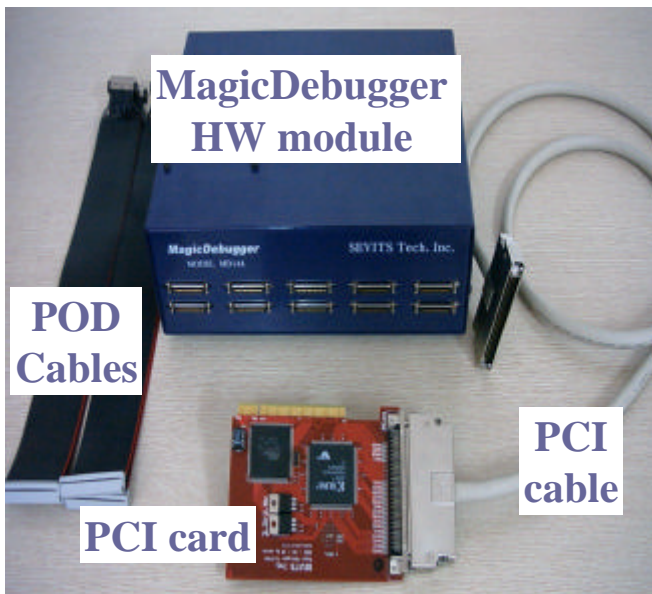


MagicDebugger™

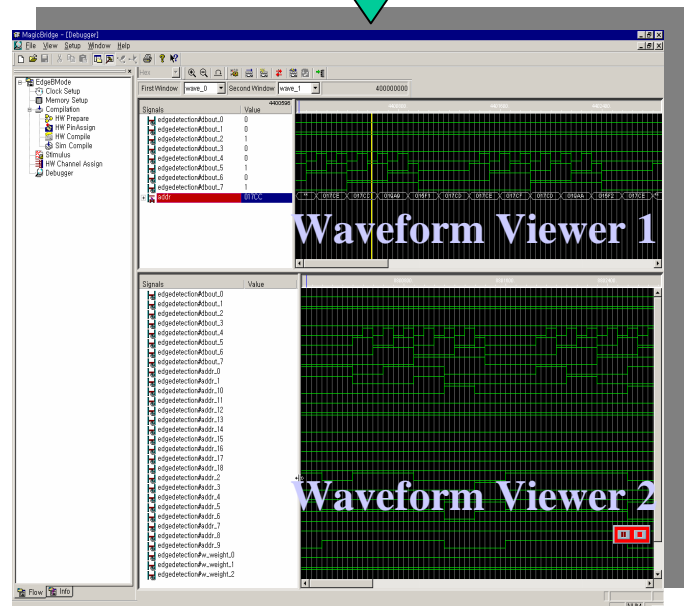
内部/外部信号を100%観測可能な究極のFPGAデバッグシステム

MagicDebugger™とは？

- ✓ MagicDebugger™ は再コンパイルなしでFPGAのあらゆる内部/外部信号を100%観測可能とした強力なデバッグ環境です
- ✓ インタラクティブに内部レジスタ値を制御することでバグの箇所を絞り込む新しい解析手法の導入によりFPGAのデバッグを容易にします
- ✓ 複数のFPGAを同時にデバッグすることができます



100%信号
観測可能！



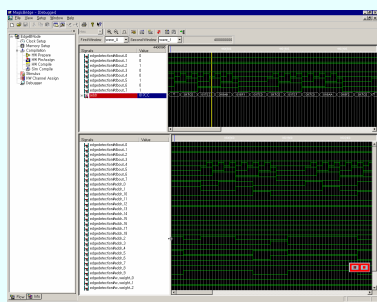
特長

- 再コンパイルなしに信号を100%観測可能
- iPOD (instant Probing On Demand)
- 複数のFPGA環境をサポート
- レジスタ値制御による
On-the-fly シミュレーション検証
- 実行速度：10~40 MHz リアルタイム実行
- 信号ピンの自動割り当て機能
- ロジック解析機能
- RTL検証サポート

対象・用途

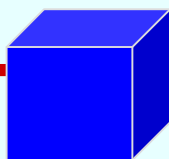
- FPGA設計の検証
- 複数のFPGAを使用したシステムの検証
- ASICプロトタイプとしてのFPGA検証
- FPGAを用いたエミュレーション検証

FPGAとHDLシミュレータのオン・ザ・フライ相互作用

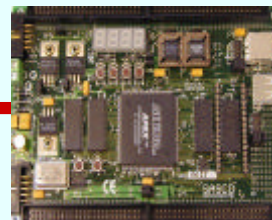


シミュレーションサーバ

デザイン的全フリップ・フロップ/ラッチの値



MagicDebugger™



FPGA エミュレータ/プロトタイプ

- **FPGA の再コンパイルなしに100%の信号が観測可能**
ユーザは再コンパイルすることなくFPGAデザイン中のどの信号状態も100%観測することが可能です。内部信号をプローブするための再コンパイルを繰り返すことがなくなり、デバッグを効率化します。

- **iPOD (Instant Probing On Demand)**
この機能によりユーザは前もってプローブする信号を定義する必要がありません。ユーザは、最初にFPGAデザインを実行した後に、いつでもどの信号であってもプローブしたり解析することができます。また、100%の信号観測性を、10~40MHz のフルエミュレーション速度で実現します。

- **リアルタイムエミュレーション**
最大40MHz でのリアルタイムエミュレーションが可能です。

- **ロジック解析機能**
次の特長を持つロジック解析機能があります。
 - チャネル数の制限なし
 - すべての内部信号に対し、最大512 kサイクルの値をストア可能
 - トリガ機能をサポート

- **DRAM/SDRAM サポート**
FPGAで使用されるDRAM/SDRAM をサポートします。

- **レジスタ値のインスタント制御による on-the-fly シミュレーション**
ユーザは再コンパイルなしにデザイン中のどのレジスタにも自由に値をロードすることができます。この機能を使うことにより、どんなユーザもデザインに含まれるバグを効果的に発見することができます。

- **シミュレーションとエミュレーションの比較**
シミュレーションとエミュレーションの結果を比較することができ、タイミング問題を発見できます。

- **RTLサポート**
RTLレベルでのデバッグをサポートします。VHDLソース上での信号をプローブすることができます。

動作環境

PC	【サポートOS】 Windows NT, 2000, XP
	【推奨スペック】 メインメモリ :1GB以上 ハードディスク 20GB以上 CPU :1GHz 以上
必要ツール	論理シミュレータ
	P&Rツール

各製品名および会社名は、それぞれの商標又は登録商標です。

開発元：
DAVAN TECH CO., LTD.
270-1 Seohyun-Dong, Bundang-Gu,
Gyeonggi-Do, Korea 463-824
Phone : +82-31-789-2800 , Fax : +82-31-705-1199
Email : md_support@davan.co.kr

お問い合わせ先

NTTアドバンステクノロジー株式会社
先端技術事業本部 CADシステム事業部
163-0430 東京都新宿区西新宿2-1-1 新宿三井ビル30F
TEL:03-5325-0782 FAX 03-5326-7845
E-mail:info@cad.ntt-at.co.jp
URL: http://www-cad.ntt-at.co.jp