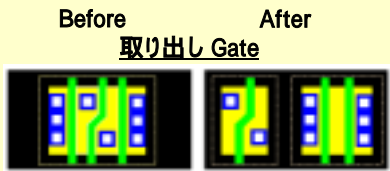
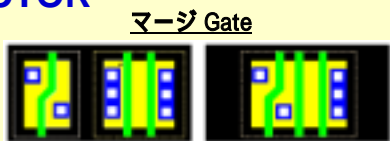
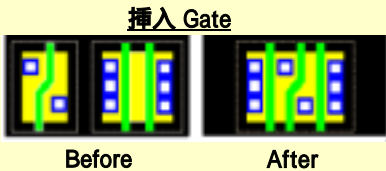
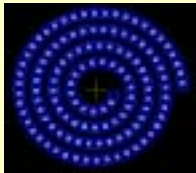
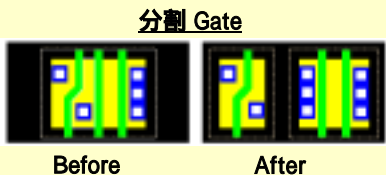
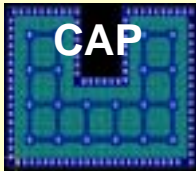




## L2

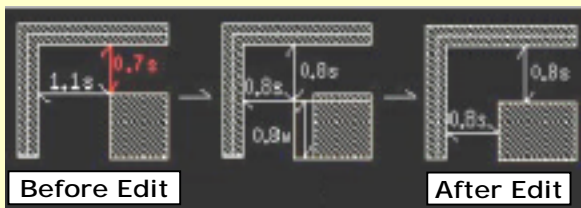
- 高生産性……既存デザインフローに比べ**2倍**から**6倍**向上
- **64bit**データベースサポート…… Sun,HP
- データベースとメモリ使用量……既存に比べ**30%**から**50%**減
- 実生産での証明実績……**400チップ**以上のテープアウト
- 先進テクノロジー…… **Magic Cell, Rule Driven, Net Router, Net Tracer, Online DRC**
- **LEF, DEF**インポート
- **Linux**のサポート
- **Tcl**インタフェース……フルTclのサポート
- **サードパーティ**ツールとのシームレス統合

**次世代デバイス・ジェネレータ : Magic Cell**  
 プログラミングや広範囲の知識を必要としない自由  
 度の高い編集可能デバイス、  
 コレクト・バイ・コンストラクションを提供



Magic Cell (Mcell)  
 特許出願中のTr操作

**ルール・ドリブン : Rule Driven**  
 コレクト・バイ・コンストラクションを提供

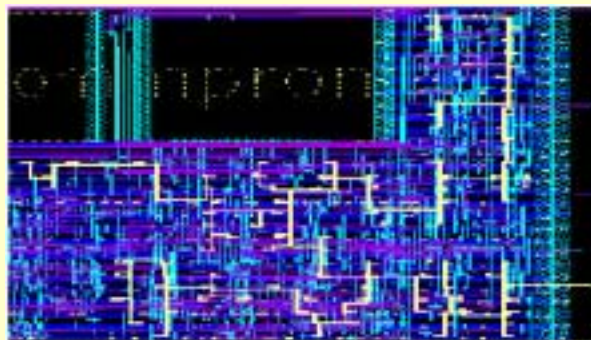


**インタラクティブ・シェイプベース・ラウタ :**  
**Interactive Shape Based Router**  
 Point to Pointのマルチレイヤ対応のラウタ  
 また、自動バス生成機能も提供

**インタラクティブDRC : Interactive DRC**  
 フル、エリア、インクリメンタルの3モード

**ネット・トレーサ : Net Tracer**

ネット・トレース機能  
 物理的接続ショート箇所を絞り込むショート・ロケータ



# L3

- Laker L2仕様、機能がベース
- 先進テクノロジー……Connectivity driven, Transistor Placer, Custom Floor Planner, Real Time Short Detector, Stick Diagram
- CDLインポート及びサードパーティ回路図エントリツールと統合

The image displays several windows from the Laker L3 software interface:

- Design Browser (デザインブラウザ):** Shows a hierarchical tree of components and their properties.
- Design Window (デザインウィンドウ):** Displays a detailed schematic diagram of a circuit.
- Layout Window (レイアウトウィンドウ):** Shows a top-down view of the physical layout with various layers and routing.
- Schematic Window (スキマティックウィンドウ):** Shows a simplified schematic diagram.
- Stick Diagram (スティックダイアグラム):** Shows a Tr topology design with various components and their connections.
- Floor Plan (フロアプラン):** Shows a high-level layout with blocks labeled 'HARD' and 'SOFT'.

デザインブラウザ  
パーツと階層

デザインウィンドウ

## L3 Looks & Feels

レイアウトウィンドウ

スキマティックジェネレータ

CDLネットリストから  
回路図を自動生成

スティックダイアグラムの  
Trトポロジデザイン:  
Mcellの機能でTrの自動  
配置、分割、マージ、最適化  
(Trチェイニング、折り畳み)  
ゲートプランニング、トラック  
使用情報レポート

スキマティックウィンドウ

ソフトとハードインスタンス  
混在カスタムレイアウト  
フロアプランナ

Edit in place可能、  
ユーザ指定面積見積もり、  
アスペクト比変更可能