

N2C™ Product Family



N2C Advanced System Designer: ASD

N2C System Designer: SD

N2C Product Family's use model and Features

システム・レベル・デザインに必要な全ての機能をもつ先進の設計環境
SoCの設計期間を半分に短縮

プラットフォーム開発

N2Cは新規プラットフォームのデザインだけでなく、既存のHDLベースのプラットフォームを、C言語ベースのバーチャル・プラットフォームに変換する機能を提供します。

1 Bus Generator (ASDのみ)

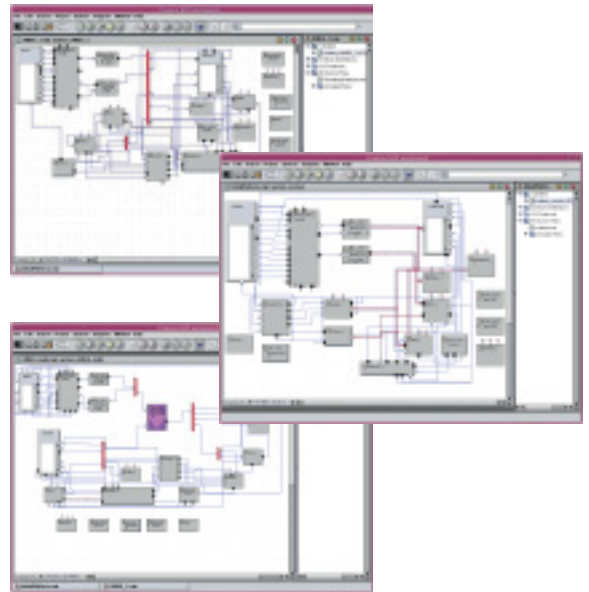
AMBA2.0に代表される、マルチコア、マルチレイヤ構成をもつ複雑なバスアーキテクチャを短時間で自動生成する機能です。

HDLも自動生成可能

*AMBA Bus Generatorを使用するためにはARM社のADKが必要です。

2 HDL Import

既存のHDLで記述されたIPをC言語のモデルに変換する機能です。
Verilog HDL、VHDL両言語対応



Bus Generatorによるデザイン例

アーキテクチャの探究

あらかじめ開発されたビヘイビアをプラットフォームまたはプロセッサにマッピング (HW/SW分割) し、インタフェース・シンセシスを実行すると、HWアーキテクチャおよびSWコードが自動生成されます。

設計者はN2Cのもつ豊富な解析機能を使って、最適なアーキテクチャを探究することができます。

1 HW/SW分割 (ASDのみ)

アルゴリズムモデルを、既に開発されたプラットフォーム上の複数のプロセッサにGUIを用いて、簡単にマッピングすることができます。

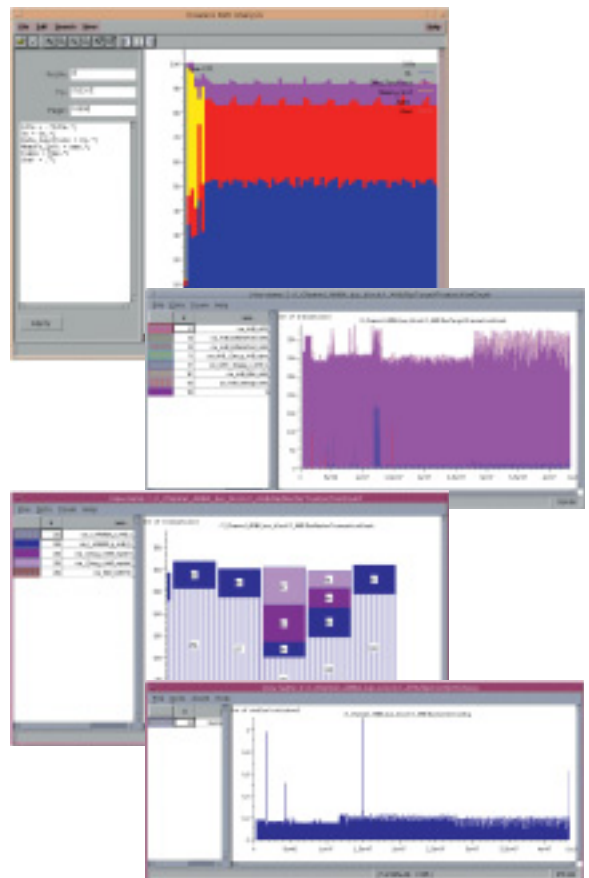
2 インタフェース・シンセシス (ASDのみ)

HW/SWの分割が終了した後に、インタフェース・シンセシスを実行すると、各プロセッサにマッピングされたSWを動作させるために必要なブートコード、デバイスドライバおよびインタフェース回路などが自動生成されます。

3 解析

作成されたアーキテクチャが最適化どうかを確認するために、N2Cではさまざまな解析機能を用意しています。

- CPUタスク解析
- バス・パフォーマンス解析
- ガントチャート
- キャッシュ解析



解析画面例

インプリメンテーション

N2Cを用いて、HWおよびSWの詳細化と最適化を行うことによって、論理合成可能なHDLおよびソースコードを自動生成することができます。

HW/SW協調検証

N2C上ではさまざまな抽象度でのHW/SW協調検証を実行することができます。設計の早い段階では時間概念の無いUT (Un Timed) レベル、ファームウェアのデバッグにはTLM (Transaction Level Modeling) レベル、設計後期においては、BCA (Bus Cycle Accurate) レベルまたはHDLシミュレータとの協調シミュレーションなど状況に応じたマルチ・プロセスサ対応HW/SW協調検証環境を提供します。

1 抽象度

N2Cでは時間概念をもたないUT (Un Timed)、トランザクションレベルのTLM (Transaction Level Modeling)、サイクル精度のBCA (Bus Cycle Accurate)、RTレベルのRTC (Register Transfer Level C) といったさまざまな抽象度をサポートしています。

2 HDLシミュレータとの協調シミュレーション

N2CではHDLで記述されたIPを簡単にデザインに取り込むために、商用HDLシミュレータとの高速協調シミュレーションをサポートしています。

3 デバッグ機能

N2C上で動作するプロセッサモデルには各プロセッサに最適なデバッガがリンクされています。SW設計者は慣れ親しんだデバッガを用いて作業を行なうことができます。

また、HWブロックのデバッグのために専用のデバッガが用意されています。

更に、HDL設計に慣れ親しんだ設計者のためにダイナミック波形表示機能や、VCDフォーマットでの波形データ保存が可能です。

アルゴリズム開発

1 言語

N2CではSystemC、CoWareC、C、C++をサポートしています。設計者はデザイン開発だけでなく、アルゴリズム開発にもこれらの言語を使用することができるため、短時間で所望のアルゴリズムを開発・検証可能です。

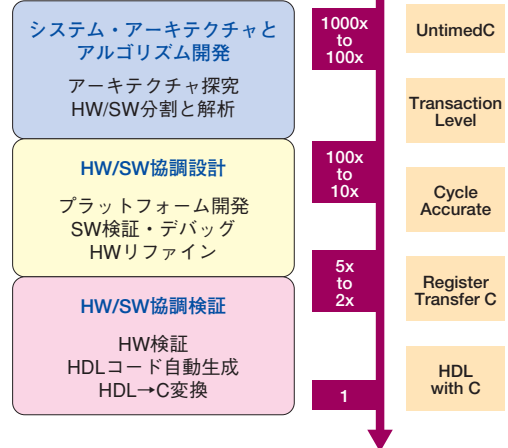
2 WorkBench

設計者はWorkBenchを使用することによって、ブロックのテンプレートを作成したり、ブロックの結線をグラフィカルに行なうことができます。

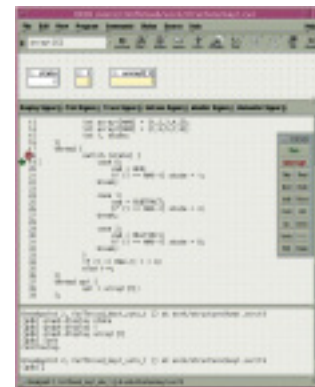
他社製品とのリンク

- N2Cは以下の製品とのリンクをサポートしています。
- Specman (Verisity社)
- Memory Modeler (Denali社)
- HDL Simulator (Cadence社、Synopsys社、Mentor社)
- xCite (AXIS社)
- Vorale (Get2Chip社)
- Debussy (Novaflo社)

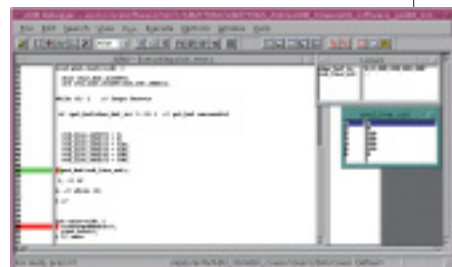
パフォーマンス抽象度



抽象度とパフォーマンスの図



Cコードデバッグ画面例



ARMデバッグ画面例



WorkBench画面例

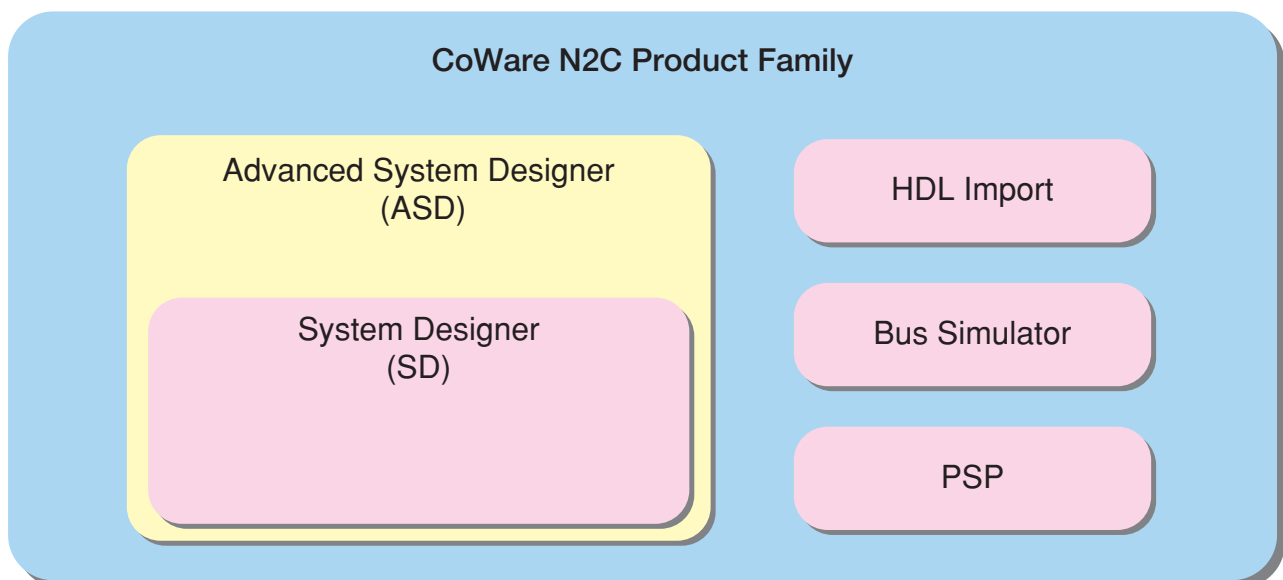
	Bus Generator	HW/SW 分割	インターフェース シンセシス	解析	C→RTL
Advanced System Designer	◎ (注1)	◎	◎	◎	◎
	抽象度	HDL 協調シミュレーション	デバッグ機能	言語	Work Bench
Advanced System Designer	◎	◎ (注3)	◎	System C CoWare C	◎

ASD機能一覧表

	Bus Generator	HW/SW 分割	インターフェース シンセシス	解析	C→RTL
System Designer	×	×	×	◎ (注2)	×
	抽象度	HDL 協調シミュレーション	デバッグ機能	言語	Work Bench
System Designer	◎	◎ (注3)	◎	System C CoWare C	◎

SD機能一覧表

- 注1：AMBA Bus Generatorを使うためにはARM社のADK (AMBA Design Kit) が必要です。
 注2：バス解析を行なうためにはASDを用いてバス解析のためのプローブをあらかじめ生成する必要があります。
 注3：HDLシミュレータとの協調シミュレーションを行なうためにはHDLシミュレータが必要です。



※記載されている各製品名等は各社の登録商標です。



連絡先:
 コーウェア株式会社 www.CoWare.com
 TEL: 03-5468-0801 FAX: 03-5468-0804
 〒150-0011
 東京都渋谷区東3-9-19 ポーラ恵比寿ビル10F

西日本支社
 TEL: 078-846-0770 FAX: 078-846-0771
 〒658-0032
 神戸市東灘区向洋町中6-9 KFM 5F NE-03