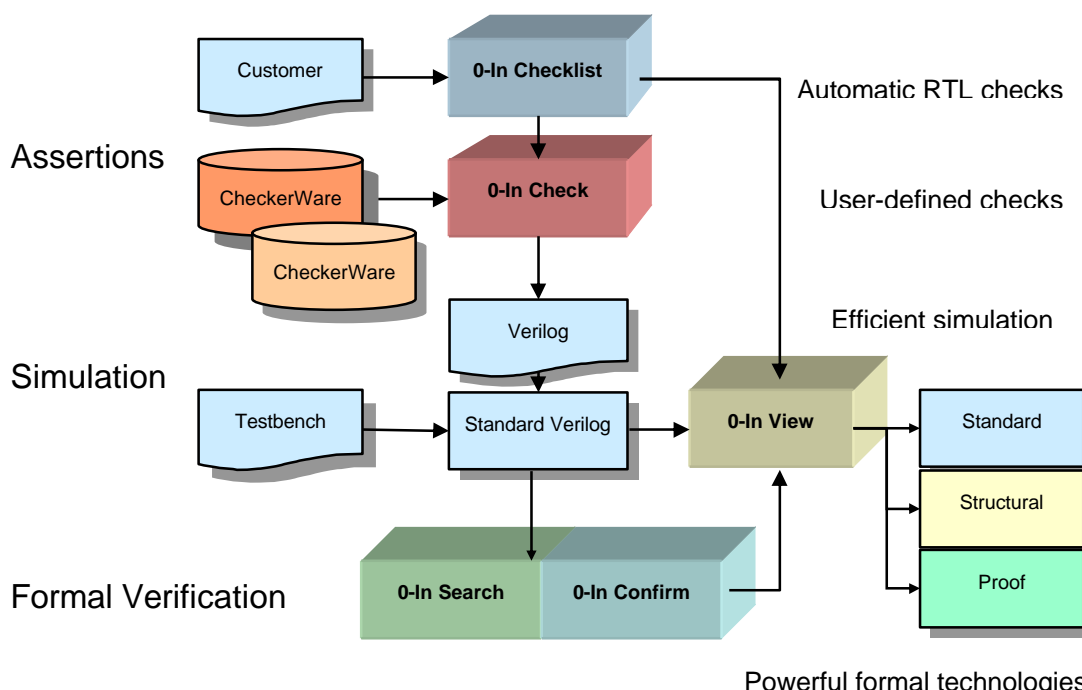


# 0-In アサーション・ベース検証手法

## 0-In ABV Tools V2.0

大規模、複雑な先進的 ASIC 設計では、機能検証の工数が全工数の 60%以上を占め、さらに増加傾向を示しています。米国 0-In Design Automation Inc. (ゼロインデザインオートメーション社) は機能検証作業の課題である “ デザイン品質の維持 ”, “ 短 TAT による開発 ” の解決手段として、ソフトウェア設計で認知されているアサーション検証テクニックとフォーマル検証テクニックを融合した、斬新な RTL 機能検証ツールを開発し検証の全てのフェーズにおいて検証の課題を解決するツールをご提供します。



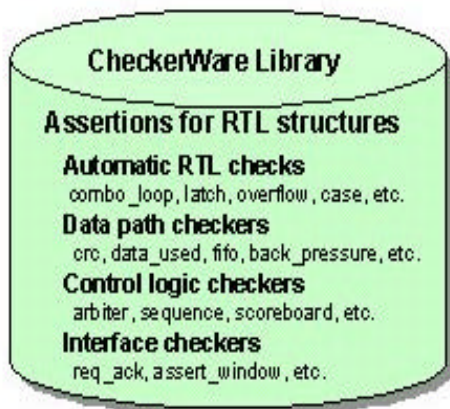
### 0-In Checklist

0-In Checklist は RTL の構造上の問題点を静的に解析する、ルールチェッカです。

0-In Checklist は RTL のシンタックス、セマンティックチェックは勿論、論理合成後に問題が発生する可能性、シミュレーションと論理合成とのミスマッチ、クロックの完全性等の様々な問題点を指摘し、RTL 設計の初期段階で問題を発見することにより、後工程からの手戻りを減少させます。

### 0-In Check

0-In Check は CheckerWare Library と呼んでいる多くの検証 IP ( 58 種類 : 2002/11 現在 ) を用いて記述されたアサーションからチェックロジックを合成し、シミュレーションの可観測性を改善し、デバッグ作業の加速と、これまでの手法では見逃していたバグの検出を支援するツールです。



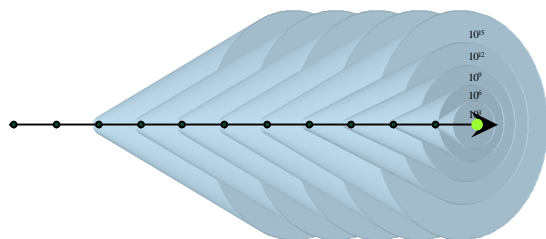
0-In Check はシミュレーション時にアサーション違反をピンポイントで指摘すると共に、独自のファンクションカバレッジ機能(ストラクチャルカバレッジ)によりテストスイートの品質を測り、対象ロジックのパフォーマンス解析の為に情報を出力します。

0-In Check により、バグの発見、解析を加速し、テストスイートの品質やパフォーマンスを向上させるための指標を得ることが可能となります。

### 0-In Search

0-In Search はフォーマル技術とシミュレーション技術を融合させた網羅的な検証を行う、ダイナミックフォーマル検証ツールです。

0-In Search はユーザテストスイートの各サイクル状態を基にアサーションを違反する入力の組み合わせをフォーマル技術で探索します。



違反する組み合わせを発見した場合、その状態を波形表示ツールで再現する為にテストスイートを自動生成することが可能です。

従来のフォーマル技術を利用したモデルチェックやプロパティチェックでは、小規模なデ

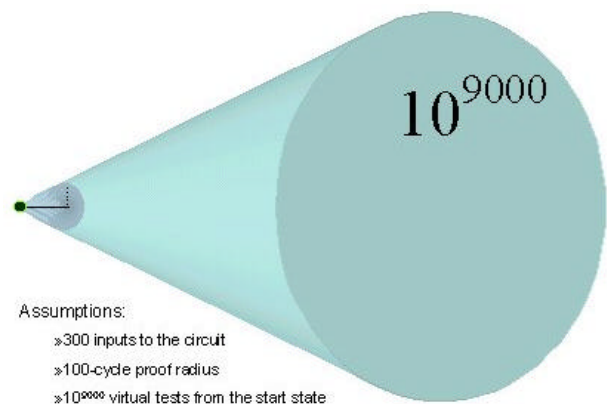
ザインしか扱うことができないという大きな課題とがあります。

0-In Search はダイナミックフォーマル技術により大規模なデザインを検証することを可能にし、ユーザの作成したテストスイートでは発見できなかった、コーナーケースバグをデザイン全体に対して網羅的に検証することが可能です。

### 0-In Confirm

0-In Confirm は0-In Search とは異なったアルゴリズムを採用した次世代のダイナミックフォーマルツールです。キーとなる特定アサーションについて0-InSearch よりも網羅性が非常に高い検証探索が可能なツールです。

例えば 300 入力の回路について、元の状態から 100 サイクル離れた状態まで拡張する場合、0-In Confirm は約 10 の 9,000 乗の入力の組み合わせを網羅的に検証します。



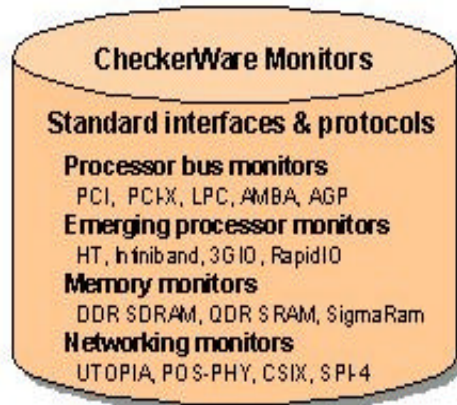
この網羅的な検証により、検証後期の発見されにくいコーナーケースバグを取り除き品質の高い設計開発が可能となります。

### 0-In CheckerWare Monitor

0-In CheckerWare Monitor はインスタンスするだけで簡単に使える、プロトコルモニタです。0-In CheckerWare Monitor はダイナミックにプロトコル違反を検出し、違反箇所をピンポイントに指示します。

また、独自のファンクションカバレッジ機能

(ストラクチャルカバレッジ) 統計情報により、プロトコルの検証状況、ターゲットデザインのパフォーマンス等を解析する情報を出力します。



対応モニタ(26種類：2002/11現在)

AGP	AMBA	Hyper Transport
LPC	PCI	PCI-X
PCI-Express	Rapid IO	
USB1.1	SerialAttachedSCSI	
DDR SRAM	DDR SDRAM	
DDR	SDRAM	QDR SDRAM
SDRAM	SigmaRAM	
CSIX L1	InfiniBand Link Layer	
POS-PHY L2	POS-PHY L3	
POS-PHY L4	SPI 4	
UTOPIA L1	UTOPIA L2	
UTOPIA L3	UTOPIA L4	