

*MS104 series*

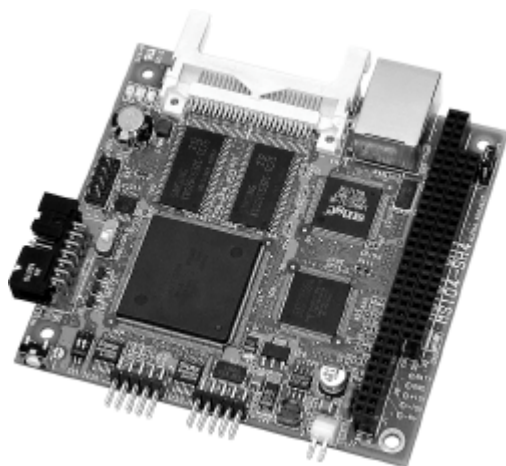
PC/104 規格準拠 SH-4 CPU BOARD

# MS104-SH4

ハードウェアマニュアル

1 版

ダイジェスト版



ALPHA PROJECT co.,LTD

<http://www.apnet.co.jp>

# ご使用になる前に

このたびは MS104-SH4 をお買い上げいただき誠にありがとうございます。  
本製品をお役立て頂くために、このマニュアルを十分お読みいただき、正しくお使い下さい。  
今後共、弊社製品をご愛顧賜りますよう宜しくお願いいたします。

## 梱包内容

本製品は、下記の品より構成されております。梱包内容をご確認のうえ、万が一、不足しているものがあればお買い上げの販売店までご連絡ください。

### 梱包内容

MS104-SH4 ボード本体	1 枚	マニュアル、ソフトウェアCD	1 枚
D-Sub 変換ケーブル	2 本	金属スペーサー(16mm)	4 本
PC/104 バスコネクタ 40pin	1 個	サポートのご案内	1 枚
PC/104 バスコネクタ 64pin	1 個	CD-ROM の参照について	1 枚
電源ハーネス	1 本	保証書	1 枚

本製品の内容及び仕様は予告なしに変更されることがありますのでご了承ください。

## 取り扱い上の注意



本製品には、民生用の一般電子部品が使用されています。宇宙、航空、医療、原子力、運輸、交通、各種安全装置など人命、事故に関わる特別な品質、信頼性が要求される用途での使用はご遠慮ください。  
極端な高温下や低温下、または振動の激しい環境での使用はご遠慮ください。  
水中、高湿度、油の多い環境での使用はご遠慮ください。  
腐食性ガス、可燃性ガス等の環境中での使用はご遠慮ください。  
基板の表面が水に濡れていたり、金属に接触した状態で電源をいれないでください。  
定格を越える電源を加えないでください。

ノイズの多い環境での動作は保証しかねますのでご了承ください。

発煙や発火、異常な発熱があった場合には、すぐに電源を切ってください。

本書に記載される製品および技術のうち、「外国為替および外国貿易法」に定める規制貨物等（技術）に該当するものを輸出または国外に持ち出す場合には同法に基づく輸出許可が必要です。

本製品に付属する回路図及び HDL コードの著作権は（株）アルファプロジェクトが保有しております。これらを無断で転用、掲載、譲渡、配布することは禁止します。

## 保証

本製品は万全の注意を払って製作されていますが、万一初期不良品であった場合、お買い上げ頂いた販売店へ保証書を添えてご返却ください。（弊社より直接お買い上げのお客様については、出荷時に全て登録済みとなっております。）

万が一、本製品を使用して事故または損失が発生した場合、弊社では一切その責を負いません。

保証内容、免責等につきましては、添付の保証書をご覧ください。

本製品を仕様範囲を越える条件において使用された場合については、動作は保証されません。

製品を改造した場合、保証は一切適用されません。

他社製品との接続互換性および相性問題は保証いたしません。

## 付属ソフトウェアについて

本製品に付属している下記のソフトウェアは、GPL (GNU General Public License) および LGPL (GNU Lesser General Public License) にしたがって配布されます。CD-ROM 内に収録されている GPL と LGPL の原文が収録されておりますので、ご利用になる前に必ずご一読ください。

フォルダ名	ファイル名	機能
MS104SH4-LINUX	Vmlinuz-ms104sh4-x_x	Linux カーネル
	ramdisk-ms104sh4-x_x.gz	apLinux ルートファイルシステム
	cf-ms104sh4-x_x.tar.gz	Debian/Linux ルートファイルシステム
MS104SH4-REDBOOT	redboot-ms104sh4-x_x.bin	ブートローダ
ファイル名の x_x はバージョン番号を示します。(1.0 の場合、1_0)		

上記のソフトウェアのソースコードを弊社ホームページよりダウンロードすることができます。

ダウンロードしたソースコードは GPL および LGPL にしたがって自由に配布、改変することができます。

なお、製品に添付されるソフトウェアを含め、弊社より提供されるこれらの GPL 関連ソフトウェアは全て完全無保証です。また技術的な質問も受け付けておりませんので、ご了承ください。

## 参考資料

本製品に付属している CD-ROM には、下記の参考資料が収録されておりますので、本マニュアルと合わせてご覧ください。

SH7750 シリーズハードウェアマニュアル	ルネサステクノロジ
PC/104 Specification	PC/104 Consortium
その他各社デバイスデータシート	

## 参考 URL

下記の URL に本製品に関連するデバイスおよび規格の情報が掲載されておりますので、参考にしてください。

株式会社ルネサステクノロジ	<a href="http://www.renesas.com/jpn/">http://www.renesas.com/jpn/</a>
スタンダードマイクロシステムズ株式会社	<a href="http://www.smsc.jp/">http://www.smsc.jp/</a>
インテル株式会社	<a href="http://www.intel.co.jp/">http://www.intel.co.jp/</a>
日本アルテラ株式会社	<a href="http://www.altera.co.jp/">http://www.altera.co.jp/</a>
PC/104 Consortium	<a href="http://www.pc104.org">http://www.pc104.org</a>
CompactFlash Association	<a href="http://www.compactflash.org/">http://www.compactflash.org/</a>
eCos™ Home Page	<a href="http://sources.redhat.com/ecos/">http://sources.redhat.com/ecos/</a>

# 目次

<b>1. 製品紹介</b>	<b>1</b>
1.1 製品の特長	2
<b>2. 仕様概要</b>	<b>2</b>
2.1 仕様概要	2
2.2 回路構成	3
2.3 外形図	4
<b>3. ハードウェア仕様</b>	<b>5</b>
3.1 CPUの動作モード	5
3.2 バス設定	6
3.3 フラッシュメモリ	8
3.4 SDRAM	8
3.5 CPLD	9
3.6 割り込み	10
3.7 I/Oポート	12
3.8 シリアルインターフェース	13
3.9 EtherNet インターフェース	14
3.10 CF カードスロット	15
3.11 RTC (カレンダータイマ)	18
3.12 HUDI/JTAG インターフェース	19
3.13 PC/104 バスインターフェース	20
3.14 電源	30
<b>4. その他</b>	<b>31</b>
4.1 外形寸法	31
4.2 フラッシュメモリの書き込み方法	32
4.3 CPLD の書き込み方法	33
4.4 PC/104 周辺ボードの接続	34

## 1. 製品紹介

MS104-SH4 は、SH7750R(ルネサステクノロジ社)を搭載したボードコンピュータです。標準OS に Linux を採用しているため、高度な組み込みアプリケーションを容易に構築することができます。また、PC/104 規格に準拠しているため、各社の市販ボードを利用することができ、拡張性に優れています。

### 1.1 製品の特長

#### ルネサステクノロジ社製 SH7750R 240MHz を搭載

SH7750R は CPU コアに SH-4 を採用した 32bitRisc プロセッサです。Linuxをはじめ、数多くのリアルタイム OS が対応しています。MMU や浮動小数点演算器、SDRAM コントローラ、PCMCIA インターフェイス等を備え、マルチメディア機器やネットワーク機器、医用機器や産業機器など幅広い分野で採用されています。

#### 標準OS に Linux を採用

Linux を採用することにより、高度なネットワーク機能やヒューマンインターフェイスを備えた機器を容易に開発することができます。また、世界中のプログラマによって日々開発される膨大なオープンソースソフトウェア資産を全てロイヤリティフリーで利用することができます。

#### 大容量 16Mbyte フラッシュメモリを標準搭載

十分なサイズのアプリケーションプログラムをフラッシュメモリに格納できますので、小規模なアプリケーションであれば CF を搭載する必要がなく、消費電力を抑えることができます。

#### CF カードスロットを装備

TYPE 対応の CF カードスロットを備えているため、大規模アプリケーションプログラムにも対応することができます。また、活線挿抜にも対応しているため、さまざまな用途にご利用いただけます。

#### 10/100BASE-TX を装備

10/100BASE-TX 対応のイーサネットコントローラを搭載しているため、組み込み用ネットワーク機器に利用することができます。

#### 高速シリアルインターフェイスを装備

921.6Kbps までサポートした 2CH の非同期通信シリアルインターフェイスを装備しています。ローカル通信制御用やモニタ用などに利用できます。

#### PC/104 規格に準拠

わずか 95.9mm × 90.2mm の PC/104 フォームファクターの基板上に全ての機能が実装されています。また、PC/104 規格の各社の周辺ボードを増設することができます。

#### HUDI/JTAG コネクタ装備

HUDI/JTAG コネクタを装備しているため、各社のデバッガを利用することができます。

#### 豊富な周辺ボードを提供

VGA 等の表示系ボードや、USB や IDE 等のインターフェイス系ボードが Linux ドライバ付属で提供されます。これらを必要に応じて組み合わせることにより、簡単に高度な組み込みシステムを構築できます。

#### 回路図を全て公開

回路図は全て公開されておりますので、ソフトウェア設計者はハードウェアを全て把握したうえで開発を進めることができます。また、教育や研修用途にも最適です。

## 2. 仕様概要

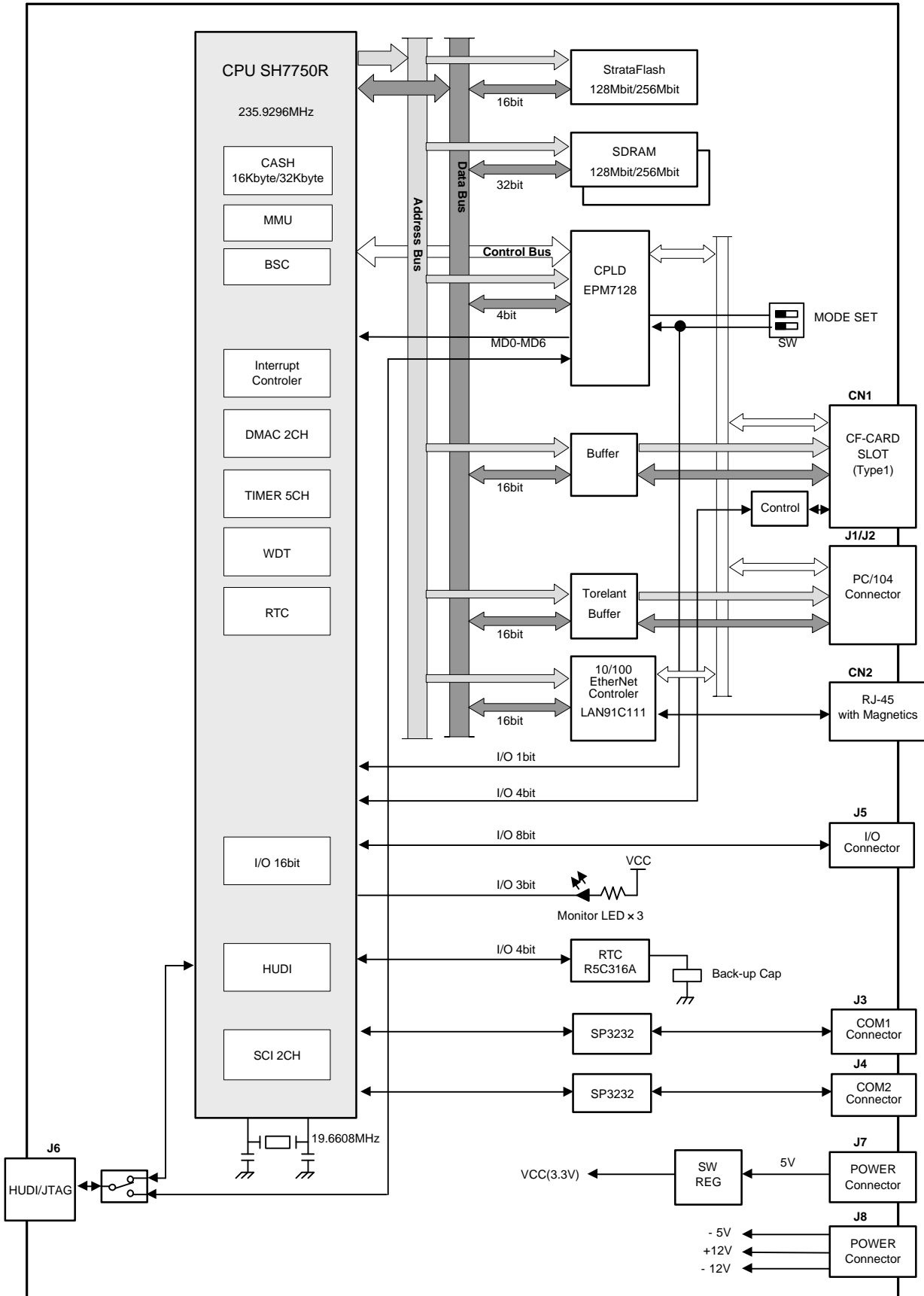
### 2.1 仕様概要

項目	仕様
CPU	SH7750RF240(208PQFP) 命令キャッシュ 16Kbyte オペランドキャッシュ 32Kbyte
動作周波数	水晶振動子 19.6608MHz
	CPUコア 235.9296MHz
	バスクロック 58.9824MHz / 29.4912MHz
メモリ	フラッシュROM 16Mbyte 16ビット 28F128J3A(INTEL)
	SDRAM 32Mbyte 32ビット K4S281632(Samsung) × 2
シリアルインターフェース (J3,J4)	内蔵SCI 調歩同期 2チャンネル RS232レベル MAX921.6bps SP3232ECUA(SIPEX) COM1: TXD,RXD,GND COM2: TXD,RXD,RTS,CTS,GND
LANインターフェース (CN2)	10/100Base-TX LAN91C111(SMSC)
パラレルインターフェース (J5)	8ビット 3.3V CPU内蔵IO
カレンダータイマ	リアルタイムクロック RS5C316A(RICOH) 電気二重層コンデンサにてバックアップ 約170時間
コンパクトフラッシュ (CN1)	TYPE1 1スロット 3.3V専用 メモリ、I/Oカードモード対応 活線挿抜対応
外部拡張バス (J1,J2)	PC/104準拠
HUDI/JTAG (J6)	HUDI/JTAG共用コネクタ 各社HUDIデバッグ対応 専用ケーブルにてフラッシュROMの書き込み、CPLDの書き換えが可能
グルーロジック	CPLD EPM7128AETC100-10(ALTERA)
モニタLED (LD1~LD3)	3個 CPUのパラレルポートに接続
電源 (J7)	DC5V ± 5% LT1506 スイッチングレギュレータにてDC3.3Vに降圧
オプション電源 (J8)	DC -5V、+12V、-12V
消費電流	650mA以下 注) 外部負荷なし、CFカードを除く
基板寸法	PC/104準拠 6層基板 95.9mm × 90.2mm × 1.6mm (コネクタ、突起物含まず)

Fig 2.1-1 MS104-SH4 仕様概要

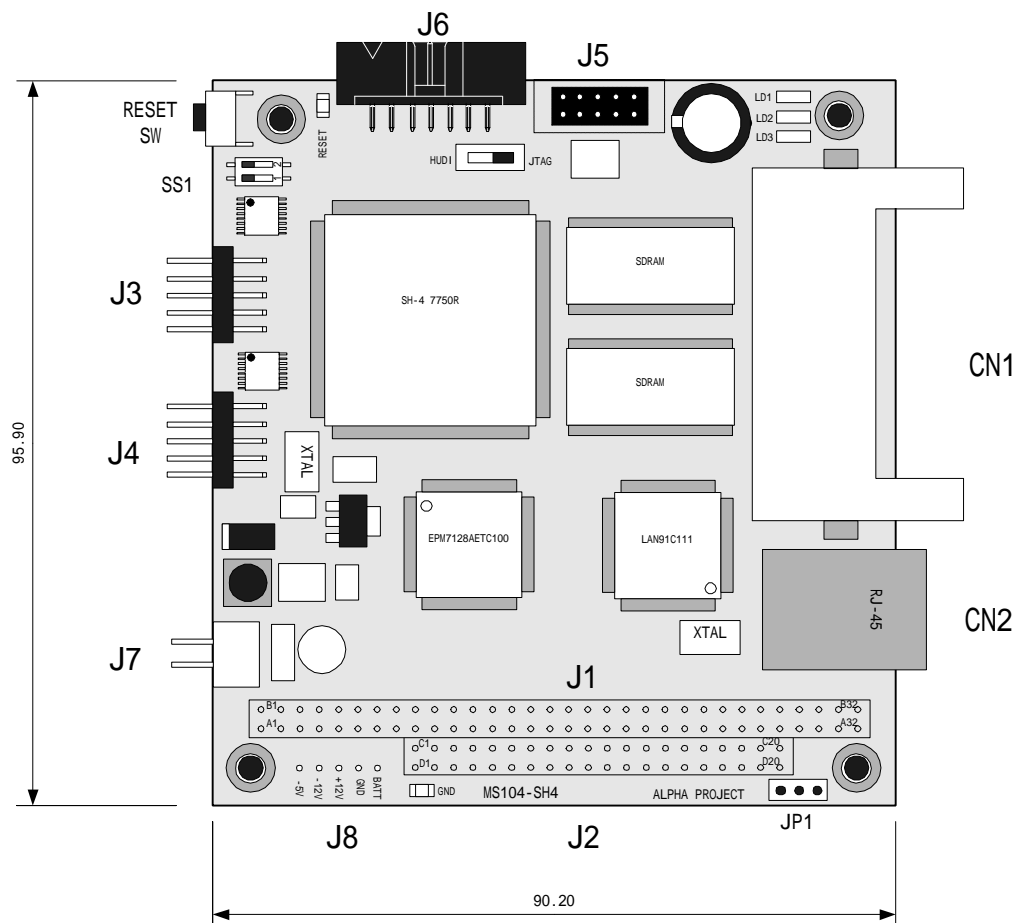
2.2 MS104-SH4 回路構成

Fig 2.2-1 MS104-SH4 回路ブロック図



## 2.3 外形図

Fig 2.3-1 MS104-SH4 外形図



使用コネクタ一覧

コネクタ番号	コネクタ型番 / メーカー	用途
J1	PC/104	PC/104 バスコネクタ(64pin)
J2	PC/104	PC/104 バスコネクタ(40pin)
J3	10pin 2.54mm × 2 列アングルヘッダ	シリアルインターフェースコネクタ COM1
J4	10pin 2.54mm × 2 列アングルヘッダ	シリアルインターフェースコネクタ COM2
J5	10pin 2.54mm × 2 列ヘッダ	ポート入出力コネクタ
J6	XG4C-1434 / OMRON	HUDI / JTAGコネクタ
J7	BS2P-SHF-1AA / 日本圧着端子	電源コネクタ (+5V)
J8	2.54mm ピッチコネクタ / 未実装	オプション電源コネクタ (+5V,+12V,-12V)
CN1	N7E50-7516VY-20 / 3M	コンパクトフラッシュスロット TYPE1
CN2	E5TAB-1P0712 / FRE	LANコネクタ



### 3. ハードウェア仕様

#### 3.1 CPUの動作モード

##### 3.1.1 動作モードの設定

MS104-SH4のSH7750Rモード端子は、出荷時には次のような設定となっています。

端子	設定値	動作	備考
MD0	0 / 1	クロック動作モード 0 / 1	CPLDで設定
MD1	0		
MD2	0		
MD3	0	エリア0 バス幅 16bit	固定
MD4	1		CPLDで設定
MD5	1	リトルエンディアン	CPLDで設定
MD6	1	エリア0 SRAM インターフェース	CPLDで設定
MD7	1	マスタ	固定
MD8	1	水晶発振子	固定
1 SS1-1で設定が変更可能			

Table3.1-1 動作モードの出荷時設定

CPLDで設定されているMD端子については、CPLDのロジック書き換えにより設定値が変更できます。

##### 3.1.2 クロックモードの設定

SH7750Rのクロックモードはスイッチ(SS1-1)の設定により切り替えができます。

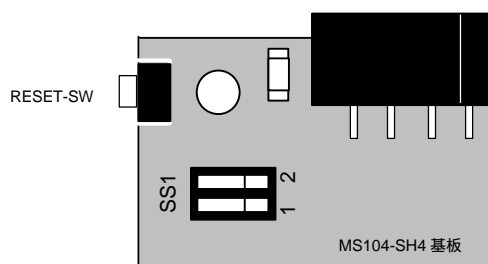


Fig 3.1-2 SS1の位置

SS1-1	CLKモード	CPUクロック	バスクロック(CKIO)	周辺モジュールクロック
OFF	0	235.9296MHz	58.9824MHz	58.9824MHz
ON	1	235.9296MHz	29.4912MHz	29.4912MHz

## 3.2 バス設定

### 3.2.1 アドレスマッピング

アドレス(P0)	アドレス(P2)	デバイス	BSC 設定	領域	備考
H'00000000 H'00FFFFFF	H'A0000000 H'A0FFFFFF	FLASH MEMORY 28F128J3A 16Mbyte	16bit 通常メモリ空間	CS0	
H'01000000 H'03FFFFFF	H'A1000000 H'A3FFFFFF	イメージ			
H'04000000 H'07FFFFFF	H'A4000000 H'A7FFFFFF	C P L D 内部レジスタ	8bit 通常メモリ空間	CS1	下表参照
H'08000000 H'0800000F	H'A8000000 H'A800000F	EtherNet Controler LAN91C111	16bit 通常メモリ空間	CS2	
H'08000010 H'0BFFFFFF	H'A8000010 H'ABFFFFFF	イメージ			
H'0C000000 H'0DFFFFFF	H'AC000000 H'ADFFFFFF	SDRAM 32Mbyte K4S281632 × 2	32bit SDRAM 空間	CS3	
H'0E000000 H'0FFFFFFF	H'AE000000 H'AFFFFFFFFF	イメージ	2M × 16bit × 4Bank		
H'10000000 H'10FFFFFF	H'B0000000 H'B0FFFFFF	外部拡張バス PC/104 SH バス空間	8bit/16bit 通常メモリ空間	CS4	
H'11000000 H'13FFFFFF	H'B1000000 H'B3FFFFFF	イメージ			
H'14000000 H'140007FF	H'B4000000 H'B40007FF	PCMCIA CompactFlash Type1	8bit/16bit PCMCIA 空間	CS5	
H'14000800 H'17FFFFFF	H'B4000800 H'B7FFFFFF	イメージ			
H'18000000 H'18FFFFFF	H'B8000000 H'B8FFFFFF	外部拡張バス PC/104 準拠バス空間	8bit/16bit PCMCIA 空間	CS6	MMU(TLB) 設定による
H'19000000 H'1BFFFFFF	H'B9000000 H'BBFFFFFF	イメージ			
H'1C000000 H'1FFFFFFF	H'BC000000 H'BFFFFFFF	予約		-	

P0 = P0 領域 (キャッシュ領域) P2 = P2 領域 (ノンキャッシュ領域)

#### C P L D 内部レジスタアドレス

レジスタ名	R/W	アドレス	機能
割り込みマスクレジスタ 1	R/W	H'A4000000	INT11 ~ INT14 のマスク設定
割り込みマスクレジスタ 2	R/W	H'A4100000	INT7 ~ INT10 のマスク設定
割り込みマスクレジスタ 3	R/W	H'A4200000	INT3 ~ INT6 のマスク設定
割り込みマスクレジスタ 4	R/W	H'A4300000	INT1 ~ INT2 のマスク設定
割り込み要因レジスタ 1	R	H'A4400000	INT11 ~ INT14 の割り込みの読み出し
割り込み要因レジスタ 2	R	H'A4500000	INT7 ~ INT10 の割り込みの読み出し
割り込み要因レジスタ 3	R	H'A4600000	INT3 ~ INT6 の割り込みの読み出し
割り込み要因レジスタ 4	R	H'A4700000	INT1 ~ INT2 の割り込みの読み出し
CF バスコントロールレジスタ	W	H'A4800000	CF バス信号の設定

Fig 3.2-1 アドレスマップ

### 3.3 フラッシュメモリ

MS104-SH4 には、標準で 16Mbyte のフラッシュメモリ(28F128J3A(Intel 社製))が搭載されています。SH7750R の CS0 空間に 16bit バスで接続されており、ブートメモリとして機能します。

#### 3.3.1 フラッシュメモリの書き込み

フラッシュメモリの書き込みには、次の二つの方法があります。

HUDI(JTAG)を利用して書き込む(後述のフラッシュメモリの書き込み方法を参照)

HUDI インターフェース経由で書き込む方法です。フラッシュメモリに何も書かれていない初期状態でもオンボードで書き込むことが可能です。弊社製品マルチダウンロードアダプタ「HJ-LINK」(注)や HUDI デバッガのフラッシュ書き込み機能がこれに該当します。 (注) FlashWriterEX が必要です。

ブートプログラム等のプログラムの書き込み機能を利用する

すでに書き込まれたプログラムによって、シリアルインターフェースや CF カード等からプログラムを読み込んで書き込む方法です。RedBoot™や Linux のフラッシュ書き込み機能等がこれに該当します。

### 3.4 SDRAM

MS104-SH4 には、標準で 32Mbyte の SDRAM(K4S281632(Samsung 社製))が搭載されています。SH7750R の CS3 空間に 32bit バスで接続されており、メインメモリとして機能します。

### 3.5 CPLD

MS104-SH4 には、CPU 周辺ロジック用に CPLD ( EPM7128AETC100-10 ( ALTERA 社製 ) ) を搭載しています。EPM7128 は内部が EEPROM ベースとなっており、オンボードで内部ロジックの書き換えが可能です。MS104-SH4 では、主に次の機能を CPLD でおこなっています。

- CPU 動作モードの設定
- 割り込み制御
- S H イーサネットコントローラ間のインターフェース
- SH7750R PC/104 バスブリッジ
- CF カード挿抜

内部ロジックは、VelilogHDL で記述されています。添付のソースコードファイルを参照してください。

開発ツール	: Quartus Ver3.0 WebEdition	
プロジェクト名	: MS104-SH4.quartus	
TOP ファイル名	: MS104-SH4.bdf	
Velilog ファイル名	: MS104_SH4_XXX.V	XXX はバージョンによって変わります。

ALTERA 社ウェブサイト : <http://www.altera.co.jp/>

Quartus WebEdition は、ALTERA 社が提供している無償ソフトウェアで、回路図入力、HDL 入力、論理合成からデバイスへの書き込みまで全ておこなえます。使用する際には、ALTERA 社にライセンス申請が必要です。CPLD への書き込み方法については、後述の「CPLD の書き込み方法」をご覧ください。

## 3.6 割り込み

### 3.6.1 外部割り込みの割り当て

MS104-SH4 の外部割り込みは、IRL 割り込みを使用しています。外部割り込みは次のように割り当てられています。

Table 3.6-1 割り込み要因

割り込み番号	優先順位	割り込み要因
INT1	LEVEL14 高	PC104 IRQ15
INT2	LEVEL13	PC104 IRQ14
INT3	LEVEL12	PC104 IRQ12
INT4	LEVEL11	PC104 IRQ11
INT5	LEVEL10	PC104 IRQ10
INT6	LEVEL9	PC104 IRQ9
INT7	LEVEL8	PC104 IRQ7
INT8	LEVEL7	イーサネットコントローラ
INT9	LEVEL6	PC104 IRQ6
INT10	LEVEL5	PC104 IRQ5
INT11	LEVEL4	PC104 IRQ4
INT12	LEVEL3	コンパクトフラッシュ IREQ
INT13	LEVEL2	PC104 IRQ3
INT14	LEVEL1	リアルタイムクロック
-	LEVEL0 低	割り込みなし

割り込み番号は Linux カーネルで割り振られた番号です。

### 3.6.2 割り込み回路の構成

MS104-SH4 の割り込みは、次のような構成になっています。

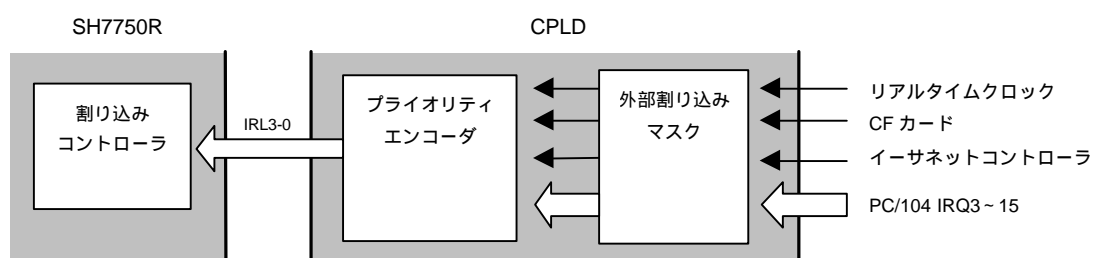


Fig 3.6-2 割り込み回路の構成

MS104-SH4 の割り込みは、プライオリティエンコーダを使用しており、割り込み優先順位が固定化されています。

優先順位の変更は、CPLD内のロジック変更により可能です。

PC/104 の外部割り込み (IRQ3 ~ IRQ15) も優先順位が固定化されています。通常、割り込みを使用する拡張ボードは、ジャンパピン等で割り込み信号の割り当てを選択することができます。各ボードからの割り込みは、優先順位を考慮して割り込み信号を割り当ててください。

### 3.7 I/O ポート

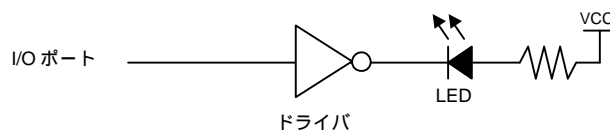
SH7750R の内蔵 I/O ポートは、次のように割り振られています。

Table 3.7-1 I/O ポートの割り当て

ポート名	入出力	接続先	ポート名	入出力	接続先
P19	入力	SW_IN2	P9	出力	CARD_PON
P18	出力	LED1	P8	入力	CARD_CD
P17	出力	LED2	P7	入出力	ユーザ開放 J5 に接続
P16	出力	LED3	P6	入出力	ユーザ開放 J5 に接続
P15	出力	RTC_CE	P5	入出力	ユーザ開放 J5 に接続
P14	出力	RTC_SCLK	P4	入出力	ユーザ開放 J5 に接続
P13	入出力	RTC_SIO	P3	入出力	ユーザ開放 J5 に接続
P12	入力	RTC_INT	P2	入出力	ユーザ開放 J5 に接続
P11	出力	CARD_ENABLE	P1	入出力	ユーザ開放 J5 に接続
P10	出力	CARD_RESET	P0	入出力	ユーザ開放 J5 に接続

#### 3.7.1 モニタ LED

MS-104-SH4 には、モニタ用の LED が 3 個実装されています。それぞれ、CPU 内蔵 IO ポートに接続されており、独立制御が可能です。



LED 番号	I/O ポート	点灯	消灯
LD1	P18	High	Low
LD2	P17	High	Low
LD3	P16	High	Low

Fig 3.7-2 モニタ LED 回路

#### 3.7.2 外部 I/O コネクタ

P7 ~ P0 はユーザに開放されており、自由に使用することができます。信号は J5 に直結されています。

No.	信号名	No.	信号名
1	P7	2	P6
3	P5	4	P4
5	P3	6	P2
7	P1	8	P0
9	VCC	10	GND

Fig 3.7-3 J5 コネクタピンアサイン

シンボル	パラメータ	Min	Max
V <sub>IH</sub>	High レベル入力電圧	2.0V	3.6V
V <sub>IL</sub>	Low レベル入力電圧	-0.3V	0.66V
V <sub>OH</sub>	High レベル出力電圧	2.4V	-
V <sub>OL</sub>	Low レベル出力電圧	-	0.55V

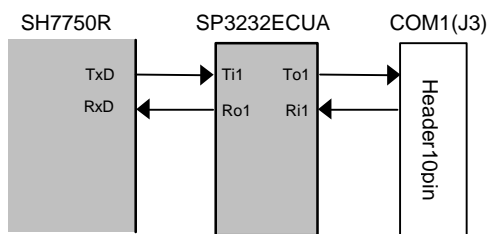
Fig 3.7-4 I/O 端子 DC 特性

### 3.8 シリアルインターフェース

MS-104-SH4 は、シリアルインターフェースを2ポート備えています。

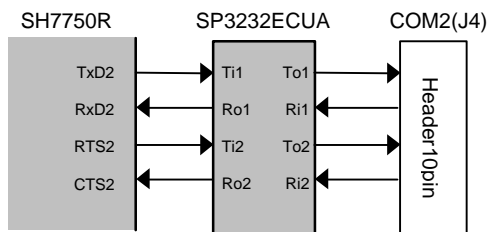
シリアルインターフェースは、EIA-574 規格に準拠しており、最大 921.6Kbps での高速通信が可能です。

Fig 3.8-1 シリアルインターフェース回路構成図



COM1(J3) ピンアサイン

No.	信号名	I/O	No.	信号名	I/O
1	N.C	-	2	N.C	-
3	RxD	I	4	N.C	-
5	TxD	O	6	N.C	-
7	N.C	-	8	N.C	-
9	GND	-	10	N.C	-



COM2(J4) ピンアサイン

No.	信号名	I/O	No.	信号名	I/O
1	N.C	-	2	N.C	-
3	RxD2	I	4	RTS2	O
5	TxD2	O	6	CTS2	I
7	N.C	-	8	N.C	-
9	GND	-	10	N.C	-

D-sub ケーブルに接続するためには、付属の D-sub コネクタ変換ケーブルをご利用ください。

Fig 3.8-2 D-Sub 変換ケーブル配線仕様



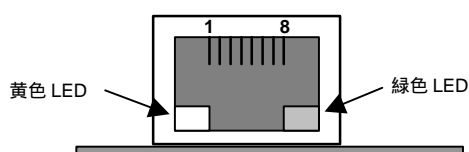
1	N.C		1	DCD
2	N.C		6	DSR
3	RxD		2	RxD
4	RTS		7	RTS
5	TxD		3	TxD
6	CTS		8	CTS
7	N.C		4	DTR
8	N.C		9	RI
9	GND		5	GND
10	N.C		-	

## 3.9 EtherNet インターフェース

### 3.9.1 LAN ポート仕様

MS-104-SH4 は、10/100BASE-TX 対応の EtherNet インターフェースを 1 ポート備えています。  
EtherNet コントローラには、SMSC 社の LAN91C111 を採用しています。

Fig 3.9-1 LAN ポートコネクタ (CN2 正面図)



No.	信号
1	TX+
2	TX-
3	RX+
4	-
5	-
6	RX-
7	-
8	-

黄色 LED	LAN91C111 の nLEDA に接続
緑色 LED	LAN91C111 の nLEDB に接続

### 3.9.2 LAN 接続方法

LAN ケーブルは、10/100BASE-TX 対応 (UTP カテゴリ 5) ケーブルをご利用ください。

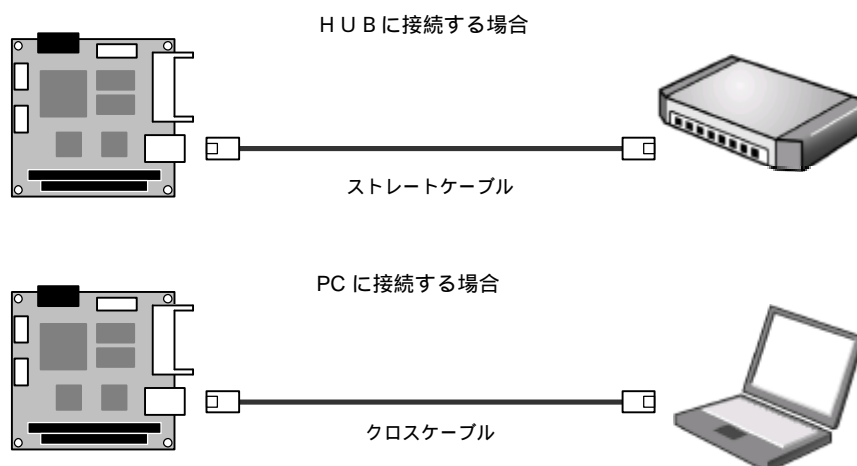


Fig 3.9-2 LAN 接続図

### 3.9.3 MAC アドレス

MS104-SH4 には、弊社で割り当てた MAC アドレスが出荷時に EEPROM に書き込まれています。基板のシールに記載されておりますので、お確かめください。

弊社ベンダ ID : 00-0C-7B



### 3.10 CF カードスロット

MS104-SH4 は、コンパクトフラッシュ TYPE 対応スロットを 1 基備えています。

活線挿抜 ( 1 ) に対応しているため、電源を投入したままでコンパクトフラッシュカードの抜き差しが可能です。

アクセスは、SH7750R に内蔵されている PCMCIA インターフェース機能 ( CS5 空間 ) を利用しており、メモリカードモードと IO カードモードでのアクセスが可能となっています。なお、本スロットは 3.3V カード専用となっており、5V 専用カードは使用できません。

1 ソフトウェアの対応が必要です。

Table 3.10-1 コンパクトフラッシュインターフェース ( CN1 )

PinNo.	CF 信号名	I/O	MS104-SH4	PinNo.	CF 信号名	I/O	MS104-SH4
1	GND	P	GND	26	CD1	O	IO ポート(P8) 後述参照
2	D3	IO	D3	27	D11	IO	D11
3	D4	IO	D4	28	D12	IO	D12
4	D5	IO	D5	29	D13	IO	D13
5	D6	IO	D6	30	D14	IO	D14
6	D7	IO	D7	31	D15	IO	D15
7	CE1	I	CE1A(CS5)	32	CE2	I	CE2A(MD3)
8	A10	I	A10	33	VS1	O	未接続
9	OE	I	RD	34	IORD	I	IOICRD(WE2)
10	A9	I	A9	35	IOWR	I	IOICWR(WE3)
11	A8	I	A8	36	WE	I	WE1
12	A7	I	A7	37	RDY/IREQ	O	INT12
13	VCC	P	VCD	38	VCC	P	VCD
14	A6	I	A6	39	CSEL	I	未接続
15	A5	I	A5	40	VS2	O	未接続
16	A4	I	A4	41	RESET	I	IO ポート(P10)
17	A3	I	A3	42	WAIT	O	RDY
18	A2	I	A2	43	INPACK	O	未接続
19	A1	I	A1	44	REG	I	REG((WE7)
20	A0	I	A0	45	BVD2	O	未接続
21	D0	IO	D0	46	BVD1	O	未接続
22	D1	IO	D1	47	D8	IO	D8
23	D2	IO	D2	48	D9	IO	D9
24	IOIS16	O	IOIS16	49	D10	IO	D10
25	CD2	O	IO ポート(P8) 後述参照	50	GND	P	GND

I=入力 O=出力 IO=入出力 P=電源

上記は、I/O カードモードの信号名で記載されています。

## 3.11 RTC (カレンダータイマ)

### 3.11.1 RTC のインターフェース

MS104-SH4 には、RTC (RS5C316A RICOH 社製) が搭載されています。RTC は、3 線シリアルインターフェースとなっており、CPU 内蔵 I/O ポートにより通信します。

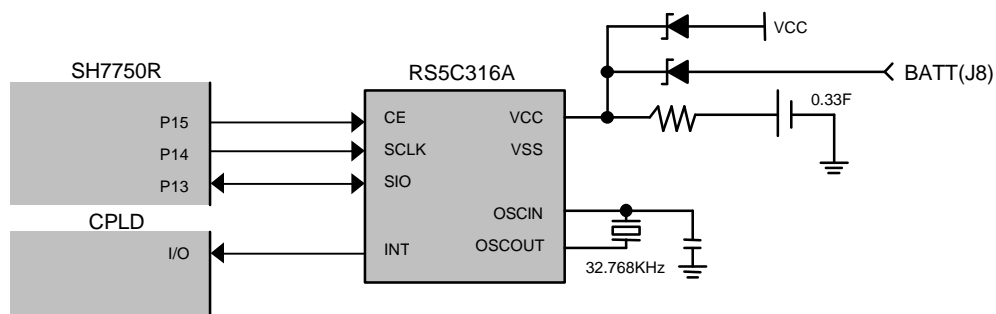


Fig 3.11-1 RTC 接続図

P13 は入出力を切り替えて使用してください。

### 3.11.2 バックアップ

RTC はスーパーキャパシタでバックアップされます。充電時間とバックアップ時間は次のとおりです。

充電時間	約 300 秒(キャパシタ電圧 3.0V 室温 25 にて測定)
バックアップ時間	約 170 時間

バックアップ時間は、使用環境温度によって変動しますのでご注意ください。

### 3.11.3 外部バックアップ

オプション電源コネクタ(J8)に一次電池等のバックアップ電源を接続することで、長期のバックアップが可能になります。バックアップ期間の目安は、次の数値から算出してください。

BATT 電圧	VCC < BATT < 1.6V
RS5C316A の消費電流	Typ0.6uA
ダイオードリーク電流	約 20nA
ダイオード電圧降下	約 0.3V

計算例) 30mA/h の電池の場合

終止電圧 1.9V (BATT 電圧 + ダイオード電圧降下) の場合の効率を 80%とした場合、  
 $(30\text{mA} \times 0.8) \div (0.6\text{uA} + 0.02\text{uA}) = \text{約 } 38700 \text{ 時間}$

**注意** 実際に計算される際は、使用する電池の放電特性データ等も参考にしてください。

## 3.13 PC/104 バスインターフェース

MS104-SH4の拡張バスはPC/104バス配列に準拠しています。(一部未サポート)

PC/104バスはISAバスのサブセット版で、PC/104コンソーシアムで規格化されています。

No.	J1 LowA			J1 LowB		
	PC/104 信号名	MS104-SH4	入出力	PC/104 信号名	MS104-SH4	入出力
1	IOCHCHK*	Pull-up	I	0V	GND	O
2	SD7	D7	TI/O	RESETDRV	RESET	O
3	SD6	D6	TI/O	+5V	+5V	O
4	SD5	D5	TI/O	IRQ9	--	I
5	SD4	D4	TI/O	-5V	-5V	O
6	SD3	D3	TI/O	DRQ2	--	I
7	SD2	D2	TI/O	-12V	-12V	O
8	SD1	D1	TI/O	ENDXFR*	Pull-up	I
9	SD0	D0	TI/O	+12V	+12V	O
10	IOCHRDY	CPLD(RDY)	I	(KEY)	未接続	
11	AEN	CPLD(CS6,CS4)	O	SMEMW*	CPLD(/WE1)	O
12	SA19	A19	TO	SMEMR*	CPLD(/RD)	O
13	SA18	A18	TO	IOW*	CPLD(/ICIORWR)	TO
14	SA17	A17	TO	IOR*	CPLD(/ICIOR)	TO
15	SA16	A16	TO	DACK3*	Pull-up	O
16	SA15	A15	TO	DRQ3	未接続	I
17	SA14	A14	TO	DACK1*	Pull-up	O
18	SA13	A13	TO	DRQ1	未接続	I
19	SA12	A12	TO	REFRESH*	Pull-up	O
20	SA11	A11	TO	SYSCLK	CPLD(CKIO)	O
21	SA10	A10	TO	IRQ7	CPLD(INT7)	I
22	SA9	A9	TO	IRQ6	CPLD(INT9)	I
23	SA8	A8	TO	IRQ5	CPLD(INT10)	I
24	SA7	A7	TO	IRQ4	CPLD(INT11)	I
25	SA6	A6	TO	IRQ3	CPLD(INT13)	I
26	SA5	A5	TO	DACK2*	Pull-up	O
27	SA4	A4	TO	TC	Pull-up	OC
28	SA3	A3	TO	BALE	CPLD(BS)	O
29	SA2	A2	TO	+5V	+5V	O
30	SA1	A1	TO	OSC	Pull-up	O
31	SA0	A0	TO	0V	GND	O
32	0V	GND	O	0V	GND	O

No.	J2LowC			J2 LowD		
	PC/104 信号名	MS104-SH4	入出力	PC/104 信号名	MS104-SH4	入出力
0	0V	GND	O	0V	GND	O
1	SBHE*	CPLD(CE2B)	TO	MEMCS16*	未サポート	I
2	LA23	A23	TO	IOCS16*	CPLD(IOCS16)	I
3	LA22	A22	TO	IRQ10	CPLD(INT5)	I
4	LA21	A21	TO	IRQ11	CPLD(INT4)	I
5	LA20	A20	TO	IRQ12	CPLD(INT3)	I
6	LA19	A19	TO	IRQ15	CPLD(INT1)	I
7	LA18	A18	TO	IRQ14	CPLD(INT2)	I
8	LA17	A17	TO	DACK0*	未サポート	O
9	MEMR*	CPLD(/RD)	TO	DRQ0	未サポート	I
10	MEMW*	CPLD(/WE1)	TO	DACK5*	Pull-up	O
11	SD8	D8	TI/O	DRQ5	未接続	I
12	SD9	D9	TI/O	DACK6*	Pull-up	O
13	SD10	D10	TI/O	DRQ6	未接続	I
14	SD11	D11	TI/O	DACK7*	Pull-up	O
15	SD12	D12	TI/O	DRQ7	未接続	I
16	SD13	D13	TI/O	+5V	+5V	O
17	SD14	D14	TI/O	MASTER	Pull-up	I
18	SD15	D15	TI/O	0V	GND	O
19	(KEY)2	未接続	--	0V	GND	O

I=入力 O=出力 I/O=入出力 TO=トライステート出力 TI/O=トライステート入出力 OC=オープンコレクタ出力

Table 3.13-1 PC/104 バスピンアサイン

## 3.14 電源

### 3.14.1 メイン電源

MS104-SH4 のメイン電源は、DC+5V です。消費電流は約 650mA 以下（CF カードを含めると 800mA 以下）ですので、単体で動作させる場合には、約 1A 程度の DC5V 電源を接続してください。

PC/104 周辺ボードを接続する場合には、最大 2A までの電源を接続できます。

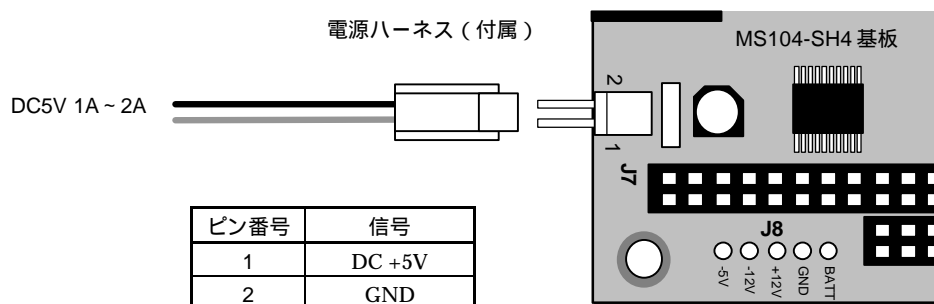


Fig 3.14-1 メイン電源の接続

### 3.14.2 オプション電源

MS104-SH4 では、+5V 以外の電源を必要としませんが、PC/104 バス規格では、+5V のほかに -5V と +12V と -12V が供給可能となっています。これらは、主にアナログ系入出力ボード等に利用されています。

MS104-SH4 では、J8 コネクタから供給可能です。（Fig 3.14.1 参照）J8 は 1.0mm のスル - ホールで、2.54mm 間隔となっており、適切なコネクタを実装してお使いください。（推奨コネクタ BS5P-SHF-1AA : 日圧）

BATT につきましては、RTC（カレンダータイマ）の説明をご覧ください。

電圧	最大電圧	最小電圧	最大電流
+12V	+12.6V	+11.4V	1.0A
+5V	+5.25V	+4.75V	2.0A
-5V	-4.75V	-5.25V	0.2A
-12V	-11.4V	-12.6V	0.3A

Table 3.14-2 PC104 モジュール 電源仕

## 4. その他

### 4.1 基板寸法

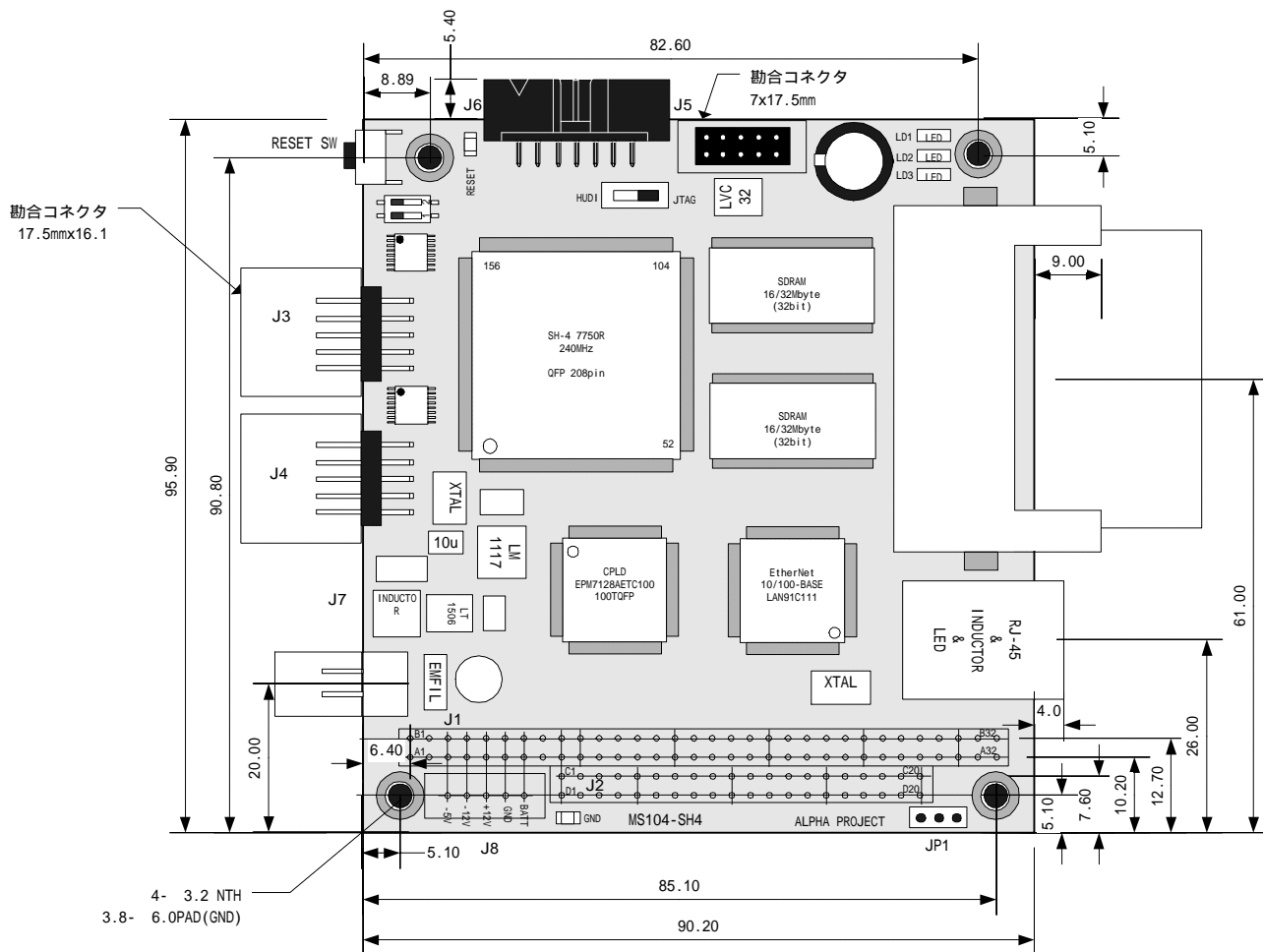


Fig 4.1-1 基板寸法図

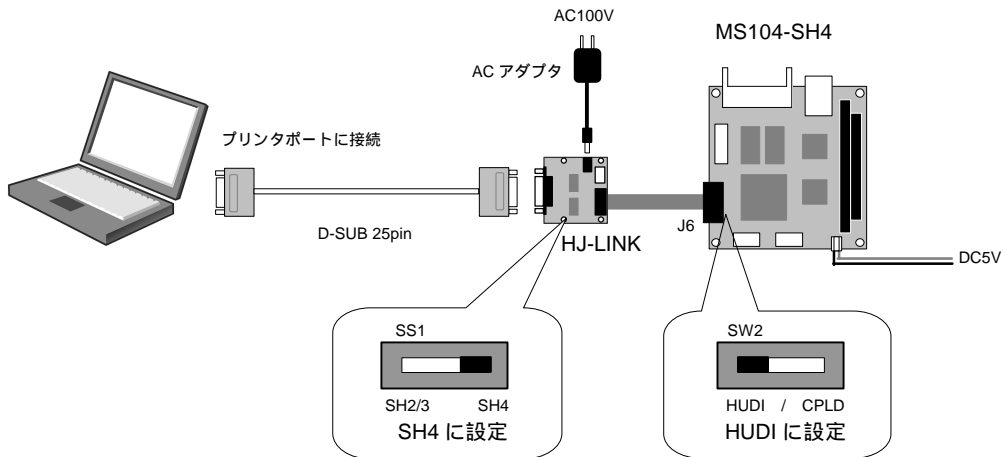
## 4.2 フラッシュメモリの書き込み方法

HUDI インターフェース経由でフラッシュメモリを書き込む場合には、弊社製品マルチダウンロードアダプタ「HJ-LINK」や HUDI デバッガのフラッシュメモリ書き込み機能を利用します。本章では、「HJ-LINK」と「FlashWriterEX」を利用した書き込み方法を説明します。なお、「FlashWriterEX」と「HJ-LINK」は、Linux 開発 KIT「Linux-Kit-A01」に含まれています。( 1 ) または、それぞれ個別製品でもお求めいただけます。各製品の詳細は、それぞれの製品マニュアルをご覧ください。

1 Linux-Kit-A01 に含まれる FlashWriterEX は SH7750R 限定版です。

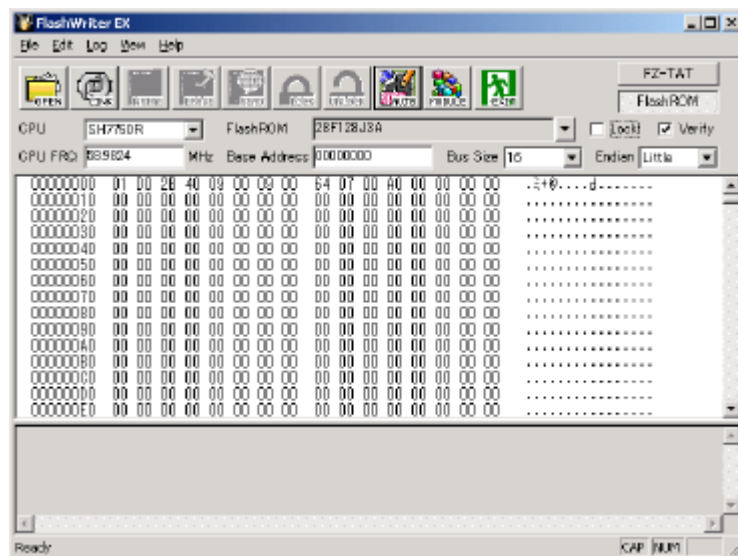
下記のように PC と HJ-LINK と MS104-SH4 を接続します。MS104-SH4 の電源は切っておきます。

Fig 4.2-1 HJ-LINK の接続



FlashWriterEX を起動し、CPU やデバイスなどの必要項目を設定し、Auto(AutoTransfer)ボタンをクリックします。Target Write ダイアログが表示されますので、Start ボタンをクリックし、MS104-SH4 の電源を入れると自動的に書き込みが開始されます。

Fig 4.2-2 FlashWriterEX の画面

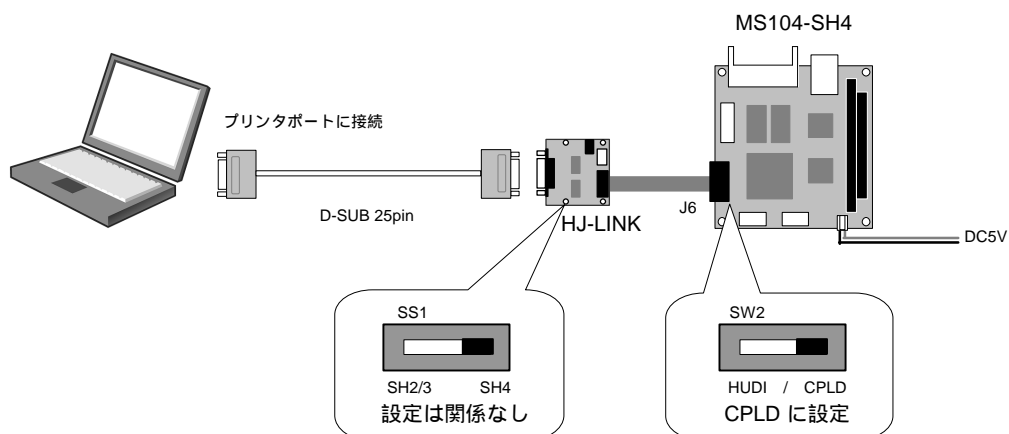


### 4.3 CPLD の書き込み方法

CPLD にコンフィギュレーションデータを書き込むには、弊社製品「HJ-LINK」と ALTERA 社製開発ツール「Max+Plus」か「Quartus」を使用します。

下記のように PC と HJ-LINK と MS104-SH4 を接続します。MS104-SH4 では、CPLD 書き込み用の JTAG インターフェースと HUDI は兼用コネクタとなっているため、通常とは接続方法が異なります。

Fig 4.3-1 HJ-LINK の接続



「Max+Plus」または「Quartus」の Programmer を起動し、書き込みをおこないます。HardwareType は ByteBlaster に設定してください。  
 なお、「Max+Plus」と「Quartus」の詳しい操作方法につきましては、ALTERA 社のマニュアルをご覧ください。

Max+PLUS は Ver10.22 以降、Quartus は、Ver2.2SP2 以降をご利用ください。

## エンジニアリングサービスのご案内

弊社製品をベースとしたカスタム品やシステム開発を承っております。

お客様の仕様に合わせて、設計から OEM 供給まで一貫したサービスを提供いたします。

詳しくは、弊社営業窓口までお問い合わせください。

### 営業案内窓口

TEL	053-464-2166 (代表)
E-MAIL	sales@apnet.co.jp



## 参考文献

- 「SH7750 シリーズハードウェアマニュアル」 ルネサステクノロジ
- 「PC/104 Specification」 PC/104 Consortium
- その他 各社データシート

## 本文書について

- ・本文書の著作権は（株）アルファプロジェクトが保有します。
- ・本文書の内容を無断で転載することは一切禁止します。
- ・本文書の内容は、将来予告なしに変更されることがあります。
- ・本文書の内容については、万全を期して作成いたしました。万が一不審な点、誤りなどお気づきの点がありましたら弊社までご連絡下さい。
- ・本文書の内容に基づき、アプリケーションを運用した結果、万が一損害が発生しても、弊社では一切責任を負いませんのでご了承下さい。

## 商標について

- ・ SuperH は、（株）日立製作所の登録商標、商標または商品名称です。
- ・ Max+plus および Quartus は、Altera Corporation の米国およびその他の国における登録商標、商標です。
- ・ Linux は、Linus Torvalds の米国およびその他の国における登録商標または商標です。
- ・ eCos™ および RedBoot™ は RedHat™ 社の商標です。
- ・ コンパクトフラッシュはサンディスク社の商標です。
- ・ その他の会社名、製品名は、各社の登録商標または商標です。

---

 ALPHA PROJECT Co.,LTD.  
株式会社アルファプロジェクト  
〒433-8122  
静岡県浜松市上島4 - 4 - 24  
<http://www.apnet.co.jp>  
E-MAIL : sales@apnet.co.jp